



## ELEKTRONICZNE UKŁADY STEROWANIA NASTAWNIKÓW

# Ćwiczenie 2 (C11p)

## Przetwornica prądu stałego o działaniu przełączającym (impulsowy stabilizator napięcia)

Ramowy plan pracy

15'	30'	45'	1 <sup>h</sup>	1 <sup>h</sup> 15'	1 <sup>h</sup> 30'	po zajęciach

Opracowanie ćwiczenia i instrukcji:  
Łukasz Starzak, Bartosz Pękosławski

Łódź 2020

wer. 1.3.0. 12.10.2020



## Spis treści

<b>B Wprowadzenie do ćwiczenia.....</b>	<b>5</b>
1. Cel i przebieg ćwiczenia.....	5
2. Podstawy teoretyczne .....	7
2.1. Wprowadzenie .....	7
2.2. Przetwornice impulsowe.....	8
2.2.a. Sterowanie impulsowe.....	8
2.2.b. Przekształtnik elektroniczny o działaniu przełączającym .....	9
2.2.c. Analiza energetyczna.....	11
2.2.d. Filtracja .....	12
3. Przetwornica prądu stałego obniżająca napięcie .....	14
3.1. Topologia i elementy układu .....	14
3.1.a. Układ wyjściowy .....	14
3.1.b. Zmniejszenie wartości średniej napięcia wyjściowego .....	16
3.1.c. Uzyskanie nieprzerwanego przekazu energii za pomocą cewki .....	18
3.1.d. Analityczny opis działania dławika.....	19
3.1.e. Zmniejszenie tętnienia napięcia za pomocą kondensatora .....	22
3.1.f. Analityczny opis działania kondensatora.....	22
3.2. Działanie układu przetwornicy obniżającej .....	25
3.2.a. Napięcie wyjściowe w układzie z kondensatorem.....	25
3.2.b. Charakterystyka przetwarzania napięcia .....	27
3.2.c. Półprzewodnikowy klucz dwupozycyjny .....	28
3.3. Wpływ tranzystora na właściwości układu.....	30
3.3.a. Moc strat w tranzystorze.....	30
3.3.b. Wpływ strat statycznych na sprawność .....	32
3.3.c. Współczynnik przetwarzania napięcia.....	32
3.3.d. Charakterystyki przetwornicy z uwzględnieniem wpływu tranzystora .....	33
3.3.e. Wpływ strat dynamicznych .....	35
3.3.f. Częstotliwość przełączania i zastosowanie tranzystorów MOSFET.....	36
<b>C Doświadczenie.....</b>	<b>37</b>
4. Pomiary.....	37
4.1. Układ pomiarowy .....	37
4.2. Wykonanie pomiarów .....	39
<b>D Wyniki.....</b>	<b>41</b>
5. Opracowanie i analiza wyników.....	41
<b>E Informacje.....</b>	<b>43</b>
6. Literatura .....	43



## Wprowadzenie do ćwiczenia

---

### 1. Cel i przebieg ćwiczenia

---

Celem ćwiczenia jest poznanie zasady działania przetwornicy prądu stałego o działaniu przełączającym (impulsowego stabilizatora napięcia) oraz zbadanie charakterystyk prądowo-napięciowych takiego układu. Badana jest praca z obciążeniem rezystancyjnym.

W ćwiczeniu poruszone zostanie również zagadnienie zaburzeń napięcia wyjściowego oraz strat mocy w tranzystorze wyjściowym stabilizatora.



## 2. Podstawy teoretyczne

---

### 2.1. Wprowadzenie

Układem badanym w tej części ćwiczenia jest przetwornica dławikowa prądu stałego obniżająca napięcie. Przypomnijmy, że przetwornice prądu stałego zaliczają się do elektronicznych układów przekształtnikowych i stanowią zasadniczą rodzinę układów w klasie przekształtników DC-DC.

Określenie „prądu stałego” odpowiada angielskiemu *direct current*, które może się odnosić do dowolnej wielkości elektrycznej – nie tylko prądu. W przypadku przekształtnika wskazuje ono na to, z którą składową (stałą czy przemienną) napięcia i prądu związana jest decydująca część przekazywanej mocy. W przetwornicach prądu stałego jest to więc składowa stała. Wielkością faktycznie przetwarzaną nie musi być jednak prąd. Wręcz przeciwnie – w dużej części przypadków praktycznych przetwornice są zasilane ze źródła napięcia i ich wyjście ma również charakter źródła napięcia (stałe napięcie, niezależne od prądu). Taki przypadek będziemy badać w niniejszym ćwiczeniu.

Z przetwornicami prądu stałego stykamy się codziennie. Stanowią one podstawowy składnik zasilaczy impulsowych (np. komputerowych), ładowarek oraz niektórych układów sterowania silników prądu stałego. Mogą być też wykorzystywane w ściemniaczach lamp fluorescencyjnych (światłówek) i halogenowych.

## 2.2. Przetwornice impulsowe

### 2.2.a. Sterowanie impulsowe

Problem regulacji i sprawności można rozwiązać z wykorzystaniem **techniki układów przelączanych**. Jeżeli tranzystor będzie przez część czasu w pełni załączony (z jak najniższym spadkiem potencjału na nim), a przez część – w pełni wyłączony (z prawie zerowym przepływem prądu), to moc strat zostanie znacznie ograniczona.

Uzyskanie takiego działania układu wymaga sterowania nie ciągłego, ale impulsowego. W **sterowaniu impulsowym** wielkość sterująca  $x$  (prąd, napięcie) ma postać **przebiegu impulsowego** (ang. *pulse wave*) o kształcie, który w uproszczeniu można rozważać jako prostokątny (patrz rys. 1a). Składa się on z powtarzających się **impulsów** (ang. *pulses*) – odcinków o poziomie wyższym niż spoczynkowy.

Przebieg impulsowy opisuje się za pomocą następujących parametrów:

- 1) **okres powtarzania**  $T_p$  (ang. *period of repetition*) – to oczywiście najmniejszy czas, po którym przebieg sterujący wykazuje powtarzalność, a więc jaki upływa np. między początkami kolejnych impulsów;
- 2) **częstotliwość powtarzania**  $f_p$  (ang. *frequency of repetition*) – to odwrotność okresu powtarzania

$$f_p = \frac{1}{T_p} \quad (2.1)$$

- 3) **czas trwania**  $t_p$  (ang. *pulse width*) – to długość grzbietu impulsu;
- 4) **współczynnik wypełnienia impulsów**  $D$  (ang. *duty cycle*) – to stosunek czasu trwania do okresu powtarzania:

$$D = \frac{t_p}{T_p} \quad (2.2)$$

Jak łatwo zauważyć, do jednoznacznego opisu przebiegu impulsowego w dziedzinie czasu wystarczy jeden z parametrów 1–2 i jeden z parametrów 3–4.

W dziedzinie danej wielkości elektrycznej (prądu lub napięcia), przebieg impulsowy opisują:

- 5) **poziom niski**  $X_L$  (ang. *low level*) – to wartość wielkości  $x$  odpowiadająca **podstawie impulsu** (ang. *pulse base*);
- 6) **poziom wysoki**  $X_H$  (ang. *high level*) – to wartość wielkości  $x$  odpowiadająca **grzbietowi impulsu** (ang. *pulse top*);
- 7) **amplituda**  $X_m$  (ang. *amplitude*) – to odległość między poziomem niskim a wysokim

$$X_m = X_H - X_L \quad (2.3)$$

Jak łatwo zauważyć, do jednoznacznego opisu przebiegu wystarczą dowolne dwa z parametrów 5–7.

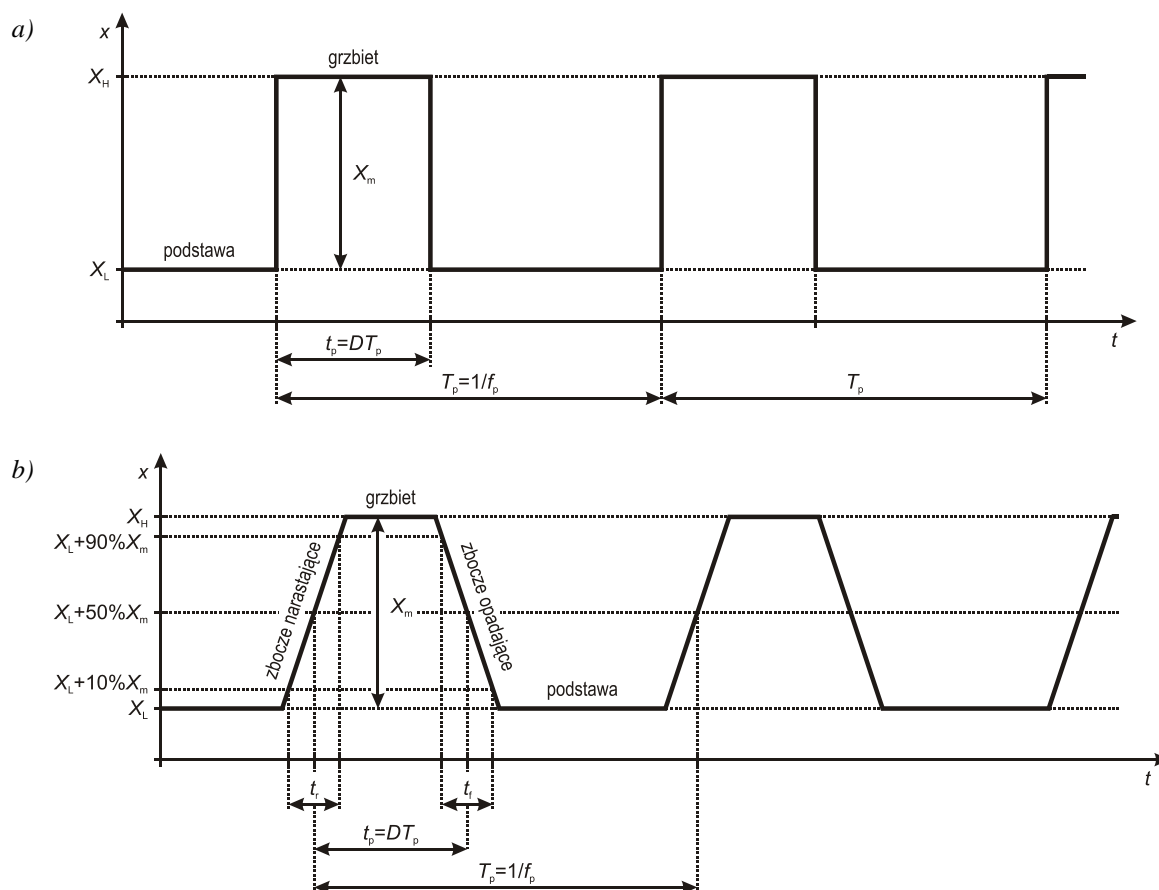
W elektronice mocy bardzo często spotyka się przebiegi o zerowym poziomie podstawy ( $X_L = 0$ ), dla których  $X_H = X_m$ . Ze względu na częstość występowania tego przypadku, a jednocześnie znaczne uproszczenie otrzymywanych zależności, zwykle w analizie sterowania impulsowego przyjmuje się właśnie zerowy poziom podstawy.

Powyższe parametry opisują w pełni jedynie impulsy idealne. W elektronice mocy najczęściej uwzględnianą cechą **rzeczywistego przebiegu impulsowego** jest niezerowa długość **zbczki** (ang. *edges*). Zbczka te opisuje się za pomocą (zob. rys. 1b):



- 8) **czasu narastania**  $t_r$  (ang. *rise time*) – tj. czasu, jaki zajmuje narosnięcie przebiegu od 10% do 90% jego amplitudy;
- 9) **czasu opadania**  $t_f$  (ang. *fall time*) – tj. czasu, jaki zajmuje opadnięcie przebiegu od 90% do 10% jego amplitudy.

Inne nieidealności (np. przerzuty, czas ustalania odpowiedzi, fluktuacje fazy) nie mają z reguły wpływu na makroskopowe działanie przekształtników modelowych (akademickich, idealnych). Dlatego zostaną one przez nas zaniedbane. Ich uwzględnienie staje się natomiast konieczne na etapie optymalizacji układów fizycznych (rzeczywistych), w których mogą powodować niepożądane zjawiska mikroskopowe niekorzystnie oddziałujące na całościowe działanie układu.



Rys. 1. Przebieg impulsowy i jego podstawowe parametry: a) przebieg idealny; b) przebieg o skończonej stromości zboczy

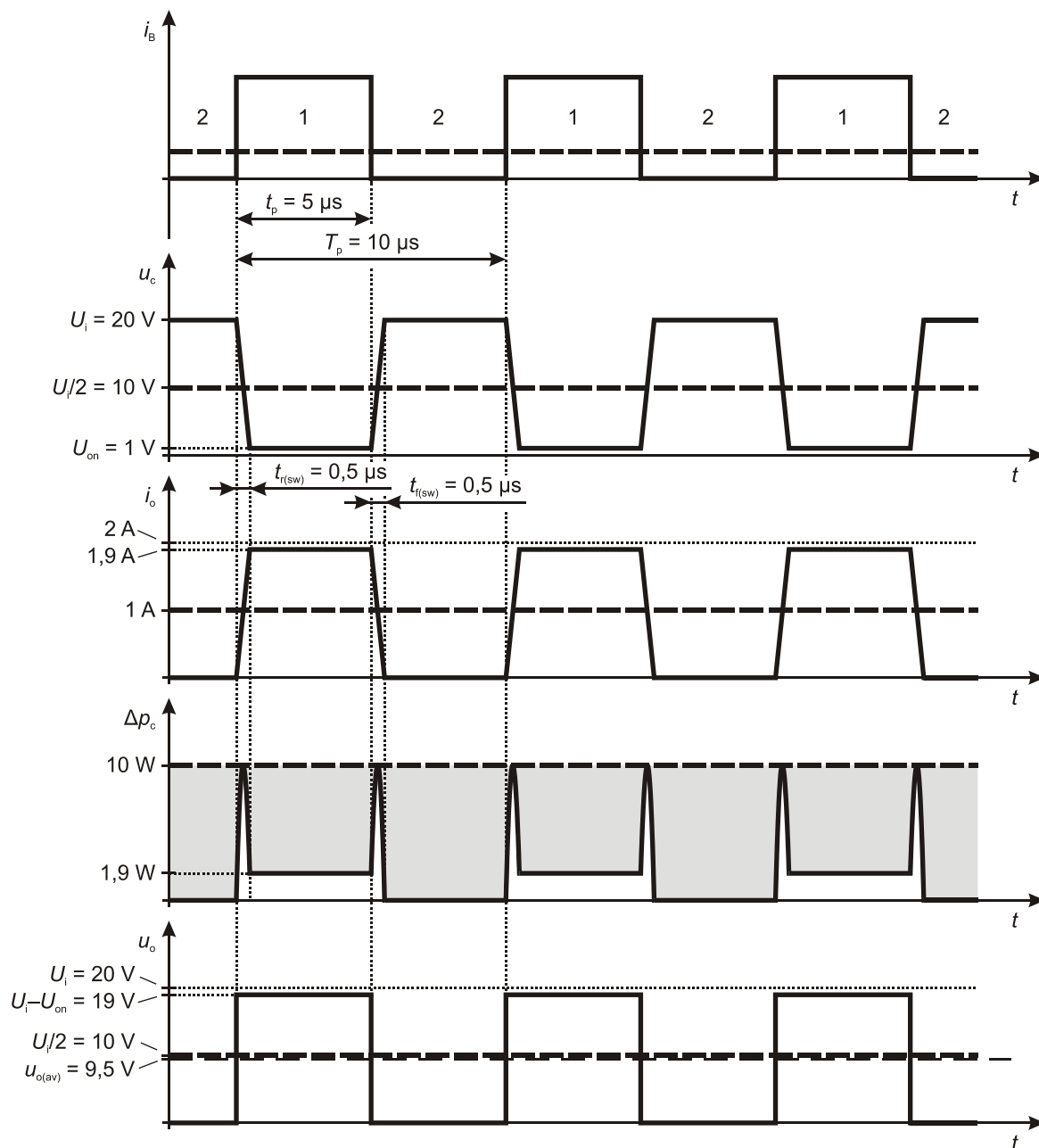
## 2.2.b. Przekształtnik elektroniczny o działaniu przełączającym

Powróćmy teraz do rozpatrywanego przykładu przetwarzania energii elektrycznej. Zasadniczo topologia przekształtnika pozostaje niezmienną (*Ćwiczenie 1*). Zmienia się jedynie kształt przebiegu sterującego (w tym wypadku prądu bazy). Częstotliwość powtarzania impulsów  $f_p$  tego przebiegu narzuca oczywiście **częstotliwość przełączania** układu  $f_s$  (ang. *switching frequency*) i **okres przełączania** układu  $T_s$  (ang. *switching period*):

$$f_s = \frac{1}{T_s} = f_p \quad (2.4)$$

Załóżmy, że częstotliwość przełączania jest stała i wynosi  $f_s = f_p = 100$  kHz. Wówczas okres  $T_s = 10$   $\mu$ s. Niech współczynnik wypełnienia wynosi  $D = 0,5$ , stąd  $t_p = 0,5 \cdot T_p = 5$   $\mu$ s (powód takiego a nie innego wyboru wartości  $D$  stanie się wkrótce jasny).

Założmy też, że parametry tranzystora rozpatrywanego jako klucz półprzewodnikowy są następujące: napięcie w stanie załączenia  $U_{on} = 1 \text{ V}$ , prąd w stanie wyłączenia  $I_{off} = 0$ , czas narastania i czas opadania (prądu głównego)  $t_{r(sw)} = t_{f(sw)} = 0,5 \mu\text{s}$ . Indeks „sw” (switch) został dodany, aby uniknąć pomyłki z parametrami przebiegu sterującego, o którym zakładamy, iż jest idealny, tj.  $t_r = t_f = 0$ . Jak widać, wartości parametrów klucza ( $U_{on}$ ,  $t_r$ ,  $t_f$ ) zostały przyjęte raczej jako maksymalne z możliwych (a więc najgorsze) w stosunku do współcześnie uzyskiwanych.



Rys. 2. Przebiegi wielkości elektrycznych w układzie przetwornicy obniżającej przy założeniu:  $U_i = 20 \text{ V}$ ,  $U_o = 10 \text{ V}$ ,  $R_L = 10 \Omega$ ,  $f_p = 100 \text{ kHz}$ ,  $U_{on} = 1 \text{ V}$ ,  $t_{r(sw)} = t_{f(sw)} = 0,5 \mu\text{s}$ : linia kreskowa – układ o działaniu ciągłym; linia ciągła – układ o działaniu przelączającym (sterowanie impulsowe)

Przebiegi w układzie w obu przypadkach sterowania – ciągłego i impulsowego, przedstawiono na rys. 2. W pierwszym przypadku przebieg sterujący  $i_B$  jest stały, a jego poziom wynika z konieczności uzyskania prądu  $1 \text{ A}$  i spadku potencjału  $10 \text{ V}$ . W drugim przypadku prąd  $i_B$  ma przebieg impulsowy i dzieli okres przelączania na dwa takty:

- 1) tranzystor załączony – wówczas  $u_c = U_{on} = 1 \text{ V}$  (zgodnie z założeniem), więc w obwodzie płynie prąd  $i_o = (U_i - U_{on})/R_L = 1,9 \text{ A}$ . Przepływ tego prądu powoduje rozpraszanie w tranzystorze mocy o wartości  $\Delta p_c = U_{on}i_o = 1,9 \text{ W}$ ;

- 2) tranzystor wyłączony – wówczas  $i_o = I_{\text{off}} = 0$  (zgodnie z poczynionym wyżej założeniem, prawie zawsze uprawnionym), a więc również  $u_o = R_L i_o = 0$  (do wartości tej wrócimy w paragrafie 2.2.d). Spadek potencjału na tranzystorze wynosi więc 20 V, jednak z powodu zerowego prądu chwilowa moc strat  $\Delta p_c = 0$ .

Jak widać, w stosunku do układu o działaniu ciągłym, moc strat w tranzystorze zmalała o rząd wielkości – zamiast 10 W wydzielanych ciągle mamy 1,9 W wydzielanych tylko przez połowę czasu.

### 2.2.c. Analiza energetyczna

Dla dokładnego rachunku należałoby uwzględnić dynamiczne straty mocy. W celu ich oszacowania można przybliżyć przebiegi napięcia i prądu podczas przełączania tranzystora odcinkami prostymi. Wówczas :

- moc chwilowa  $\Delta p_c$  jako iloczyn prądu  $i_o$  i napięcia  $u_c$  mieć będzie kształt wycinka paraboli o wartości maksymalnej  $U_{\text{off}} I_{\text{on}}/4$  (patrz rys. 2);
- pole pod tą parabolą jest równe (przyjmując  $U_{\text{on}} \approx 0$ )  $(1/6) \cdot U_{\text{off}} \cdot I_{\text{on}} \cdot t_r$  dla załączania i  $(1/6) \cdot U_{\text{off}} \cdot I_{\text{on}} \cdot t_f$  dla wyłączania.

Oczywiście parametry  $t_r$  i  $t_f$  w powyższych zależnościach odnoszą się do obwodu głównego tranzystora, nie do przebiegu sterującego.

Przy założonych wyżej wartościach liczbowych otrzymujemy:

- 1° dla stanu załączenia energia tracona

$$W_{\text{ons}} = \int_{t_p - t_r} \Delta p_c dt = \int_{t_p - t_r} u_c i_o dt = U_{\text{on}} \frac{U_i - U_{\text{on}}}{R_L} (t_p - t_r) = 1 \text{ V} \cdot 1,9 \text{ A} \cdot 4,5 \mu\text{s} = 8,6 \mu\text{J}$$

- 2° dla stanu wyłączenia energia tracona (przy założeniu zerowego prądu)

$$W_{\text{offs}} = \int_{T_p - t_p - t_r - t_f} \Delta p_c dt = \int_{T_p - t_p - t_r - t_f} u_c i_o dt = U_i \cdot 0 \cdot (T_p - t_p - t_r - t_f) = 0 \text{ J}$$

- 3° stąd moc czynna strat statycznych

$$\Delta P_{c,\text{stat}} = \frac{W_{\text{ons}} + W_{\text{offs}}}{T_s} = \frac{W_{\text{ons}}}{T_s} = \frac{8,6 \mu\text{J}}{10 \mu\text{s}} = 0,86 \text{ W}$$

- 4° dla stanu załączania energia tracona

$$W_{\text{on}} = \int_{t_r} \Delta p_c dt = \frac{1}{6} U_{\text{off}} I_{\text{on}} t_r = \frac{1}{6} \cdot 20 \text{ V} \cdot 1,9 \text{ A} \cdot 0,5 \mu\text{s} = 3,2 \mu\text{J}$$

- 5° dla stanu wyłączania energia tracona

$$W_{\text{off}} = \int_{t_f} \Delta p_c dt = \frac{1}{6} U_{\text{off}} I_{\text{on}} t_f = \frac{1}{6} \cdot 20 \text{ V} \cdot 1,9 \text{ A} \cdot 0,5 \mu\text{s} = 3,2 \mu\text{J}$$

- 6° stąd moc czynna strat dynamicznych

$$\Delta P_{c,\text{dyn}} = \frac{W_{\text{on}} + W_{\text{off}}}{T_s} = \frac{3,2 \mu\text{J} + 3,2 \mu\text{J}}{10 \mu\text{s}} = 0,64 \text{ W}$$

- 7° ostatecznie całkowita moc czynna strat w tranzystorze spadła (w stosunku do układu o działaniu ciągłym) do wartości

$$\Delta P_c = \Delta P_{c,\text{stat}} + \Delta P_{c,\text{dyn}} = 0,86 \text{ W} + 0,64 \text{ W} = 1,5 \text{ W}$$

Rozmiar spadku mocy strat wizualnie przedstawia zaznaczone na szaro pole na rys. 2. Jest to różnica pól powierzchni pod przebiegiem mocy chwilowej dla sterowania ciągłego i dla sterowania impulsowego – a więc różnica energii wydzielanej w tranzystorze w jednym i w drugim przypadku.

Zauważmy, że moc czynna wyjściowa nie zmieniła się znacząco i nadal wynosi ok. 20 W, gdyż

$$P_i = \frac{1}{T_p} \int_{T_p} u_i i_i dt = \frac{1}{T_p} \left( \int_{\text{takt 1}} U_i i_o dt + \int_{\text{takt 2}} U_i \cdot 0 \cdot dt \right) = \frac{1}{T_p} (U_i i_o t_p + 0) = \frac{20 \text{ V} \cdot 1,9 \text{ A} \cdot 5 \mu\text{s}}{10 \mu\text{s}} = 19 \text{ W}$$

Wobec tego sprawność układu znacząco wzrosła (w stosunku do układu o działaniu ciągłym) do wartości

$$\eta = \frac{P_i - \Delta P_c}{P_i} = \frac{19 \text{ W} - 1,5 \text{ W}}{19 \text{ W}} = 0,92$$

Przypomnijmy, że wynik ten otrzymaliśmy przyjmując parametry klucza raczej z dolnej półki (gorsze osiągi) niż z górnej.

Powyższy przykład pokazuje, że **układy przełączane umożliwiają przetwarzanie energii z dużo większą sprawnością**, niż układy o działaniu ciągłym. Jak można jednocześnie stwierdzić, na sprawność konkretnego układu decydujący **wpływ mają dwa parametry klucza półprzewodnikowego**:

- 1) napięcie (czy też równoważnie rezystancja) w stanie załączenia oraz
- 2) czas przełączania (narastania i opadania).

#### 2.2.d. Filtracja

Do tej pory nie analizowaliśmy przebiegu napięcia wyjściowego. Tymczasem, ze względu na impulsowy przebieg prądu  $i_o$ , również **napięcie wyjściowe** – jako spadek potencjału na rezystancji  $R_L$  – **uzyskuje przebieg impulsowy**. Obecnie zmienia się ono od 0 V (w takcie 2) do 19 V (w takcie 1).

Zwróćmy jednak uwagę, że przy wybranym współczynniku wypełnienia  $D = 0,5$ , wartość średnia napięcia wyjściowego wynosi

$$u_{o(av)} = \frac{0 \text{ V} \cdot 5 \mu\text{s} + 19 \text{ V} \cdot 5 \mu\text{s}}{10 \mu\text{s}} = 9,5 \text{ V} \quad (2.5)$$

Jest to bliskie poprzedniej (i pożądanej)  $U_o = 10 \text{ V}$  (patrz rys. 2). Różnica 0,5 V stanowi 5%, a więc w dużej liczbie aplikacji można by ją uznać za dopuszczalną. Gdyby zaś 5% nie było akceptowalne, wystarczy, aby tranzystor był nieco dłużej załączony (dokładnie przez  $5,27 \mu\text{s}$ ), co podniesie średnią do 10 V. Układ ze sterowaniem impulsowym jest więc równoważny poprzednim rozwiązaniom pod warunkiem, że zrealizujemy **uśrednienie przebiegu napięcia wyjściowego**.

Idealne uśrednianie oznacza odrzucenie wszelkiej zmienności, a więc całkowitą eliminację wszelkich składowych (w sensie analizy harmonicznej, tj. transformaty Fouriera) o częstotliwości większej od 0. Tym samym z przebiegu **pozostaje wyłącznie składowa stała**. Uśrednianie nieidealne (rzeczywiste) różni się tylko tym, że zamiast całkowitej eliminacji uzyskujemy stłumienie ze skończoną siłą (nie do zera) oraz częstotliwość graniczną nie zerową, ale jakąś większą, którą realnie można otrzymać.

Powyższa interpretacja uśredniania opisuje nic innego, jak **filtr dolnoprzepustowy** o pewnym tłumieniu i częstotliwości odcięcia. Idealną filtrację zrealizowałby filtr o nieskończonej dużej tłumieniu i nieskończonej małej częstotliwości odcięcia. Schemat układu o działaniu przełączającym z uwzględnieniem filtra przedstawiono na rys. 1.c w instrukcji do ćwiczenia 1. Oznaczenie  $U_o$  odnosi się nadal do samego wyjścia przekształtnika (zacisków odbiornika); natomiast dotychczas rozważane napięcie  $u_o$  znalazło się wewnątrz układu, dlatego nadano mu oznaczenie  $u_o'$ . Filtr realizuje przemianę napięcia zmiennego  $u_o'$  (o kształcie identycznym jak  $u_o$  na rys. 2) w napięcie stałe  $U_o$  równe wartości średniej  $u_{o'(av)}$  przebiegu  $u_o'$ .

Najprostszym filtrem analogowym jest obwód RC. Jego wadą jest jednak występowanie strat mocy w oporniku, które obniżyłyby sprawność przekształtnika. Dlatego w najprostszych przetwornicach stosuje się najprostszy filtr bezstratny (w ideale) – obwód LC. Sposób włączenia elementów filtru w obwód jest zagadnieniem złożonym i trudnym do uogólnionej analizy. Problem ten przeanalizujemy w uproszczeniu już na konkretnym przykładzie układu badanego w niniejszym ćwiczeniu.

### 3. Przetwornica prądu stałego obniżająca napięcie

---

#### 3.1. Topologia i elementy układu

##### 3.1.a. Układ wyjściowy

W podrozdziale 2.2 została przedstawiona idea impulsowego przekształtnika energii prądu stałego, przetwarzającego pewne napięcie wejściowe  $U_i$  na odpowiednio niższe napięcie wyjściowe  $U_o$ . Była to jednak wyłącznie idea. Obecnie wyprowadzimy topologię praktycznego układu realizującego tę funkcję. Wiemy już, że do tego celu **niezbędny jest sterowalny klucz półprzewodnikowy** (nieco inny niż rozważany do tej pory) i **filtr LC**. Zajmiemy się wyłącznie obwodem mocy; praktyczny układ sterowania pokazany zostanie w ramach innego ćwiczenia.

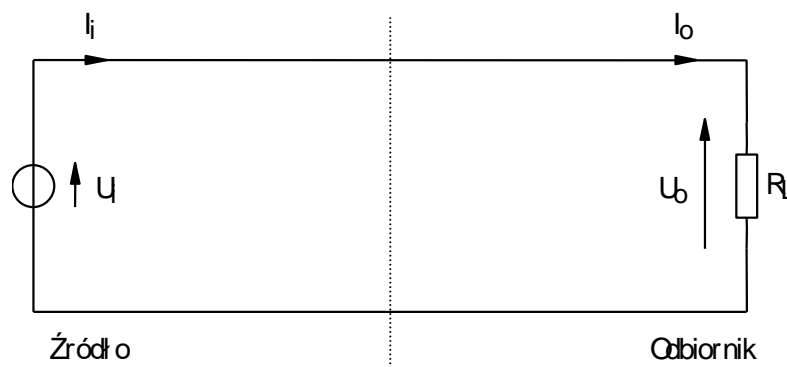
Zacznijmy od narysowania układu bez przekształtnika. Na razie składa się on ze źródła napięcia stałego o pewnej wartości  $U_i$  oraz odbiornika, który obciąża układ pewnym prądem  $I_o$  (rys. 3). Ponieważ brak jest przekształtnika, więc

$$U_o = U_i \quad (3.1)$$

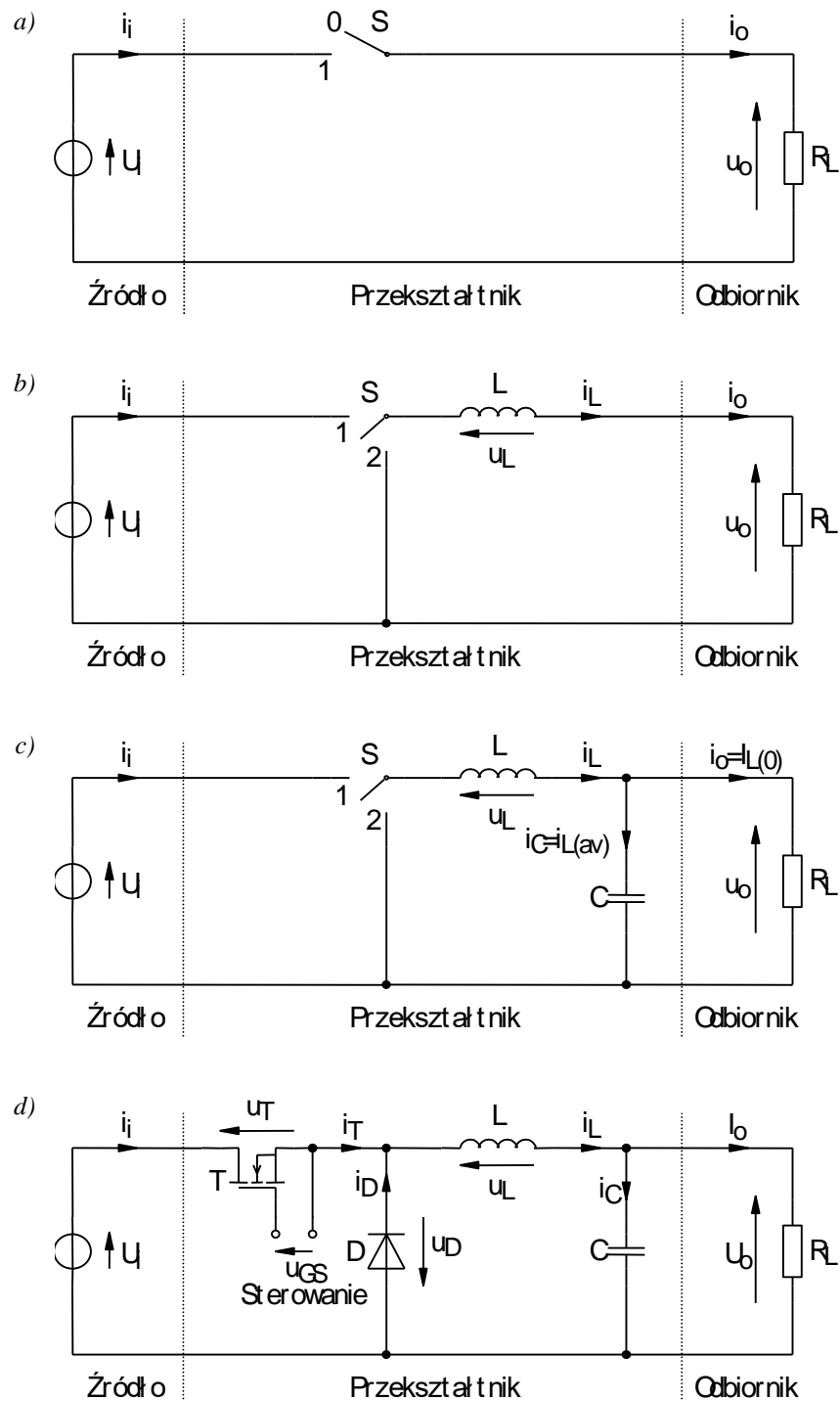
$$I_o = I_i \quad (3.2)$$

Obciążenie  $I_o$  najwygodniej jest opisać poprzez **równoważną rezystancję zastępczą** wynikającą z prawa Ohma:

$$R_L = \frac{U_o}{I_o} \quad (3.3)$$



Rys. 3. Źródło i odbiornik rozpatrywanego układu przekształcania energii elektrycznej



Rys. 4. Wyprowadzenie topologii przetwornicy obniżającej napięcie: a) z kluczem; b) z dławikiem; c) z kondensatorem; d) z fizycznymi kluczami półprzewodnikowymi

Większość praktycznych odbiorników przetwornic da się – w uproszczeniu – zaklasyfikować do jednej z dwu kategorii:

- 1) odbiorniki o stałej (w funkcji prądu  $I_o$ ) rezystancji  $R_L$  – do których należą np. elementy grzejne stosowane w lutownicach czy lampy żarowe;
- 2) odbiorniki o stałym (w funkcji napięcia  $U_o$ ) poborze prądu  $I_o$  – do których należą np. elektroniczne układy cyfrowe (pamięci, mikroprocesory).

Pomijamy oczywiście długoterminową zmienność w funkcji czasu, która może wynikać z nagrzewania się lampy czy zmiany obciążenia (obliczeniowego) mikroprocesora.

Wyżej przedstawione dwie opcje to nic innego jak matematyczne modele (czyli opisy) rzeczywistych odbiorników. Są one o tyle użyteczne, że **pozwalają na łatwą analizę pracy przekształtników**. W niniejszym ćwiczeniu oprzemy się na pierwszym z nich – stałej rezystancji. Przypadek ten jest łatwiejszy w analizie, niemniej należy sobie zdawać sprawę, że większą część rzeczywistych aplikacji opisuje model stałego prądu.

Analiza niektórych układów wymagać może komplikacji modelu odbiornika. W przypadku rezystancji może to oznaczać dopuszczenie jej ujemnej wartości (im mniejsze napięcie, tym większy prąd), zaś w przypadku prądu – przyjęcie bardziej ogólnego założenia stałej mocy czynnej (iloczynu prądu i napięcia). Zwiększenie złożoności modelu pociąga za sobą komplikację równań matematycznych opisujących obwód. W takim przypadku nieocenioną pomocą dla inżyniera stanowi symulacja komputerowa.

Mniej problematyczne jest modelowanie źródła energii. W większości przypadków, niezależnie od jego rzeczywistej realizacji, można je przedstawić w postaci **źródła napięcia stałego – idealnego lub z uwzględnieniem szeregowej rezystancji wewnętrznej**. Rezystancja ta odzwierciedla wówczas zmniejszenie napięcia wraz ze zwiększaniem poboru prądu. Tu również w przypadku konieczności uwzględnienia bardziej złożonego charakteru źródła, wykorzystuje się symulację komputerową. My natomiast dla uproszczenia analizy założymy, że źródło jest idealne.

### 3.1.b. Zmniejszenie wartości średniej napięcia wyjściowego

W paragrafie 2.2.d wykazaliśmy liczbowo, że zastosowanie przełączanego klucza półprzewodnikowego powoduje uzyskanie wartości średniej napięcia wyjściowego  $u_{o(av)}$  mniejszej niż napięcie wejściowe  $U_i$ . Obecnie dokonamy uogólnionej analizy tego układu, przy czym dla uproszczenia założymy, że klucz jest idealny. Układ z rys. 3 uzupełniony o taki klucz S – włączony szeregowo – przedstawia rys. 4a.

Uproszczony przebieg napięcia wyjściowego  $u_o$  w tym układzie przedstawiono na rys. 6. Funkcja S oznacza bieżące położenie klucza zgodnie z rys. 4a. Napięcie wejściowe  $U_i$  jest oczywiście stałe, natomiast prąd wyjściowy  $i_o$  – proporcjonalny do napięcia  $u_o$  zgodnie z prawem Ohma (3.3).

Jak zauważyliśmy w paragrafie 2.2.b, **każdy okres przełączania  $T_s$  można podzielić na dwa takty**.

1. Takt 1, kiedy klucz jest załączony (pozycja  $S = 1$ ), trwa od chwili  $t_1$  do chwili  $t_2$ , przez czas  $DT_s$ . Załączony klucz idealny stanowi zwarcie (rys. 5a), wobec tego napięcie wyjściowe wynosi

$$u_o = U_i \quad (3.4)$$

2. Takt 2, kiedy klucz jest wyłączony (pozycja  $S = 0$ ), trwa od chwili  $t_2$  do chwili  $t_3$ , przez czas  $(1-D)T_s$ . Wyłączony klucz idealny stanowi rozwarcie (rys. 5b), wobec tego w obwodzie nie płynie prąd:

$$i_o = 0 \quad (3.5)$$

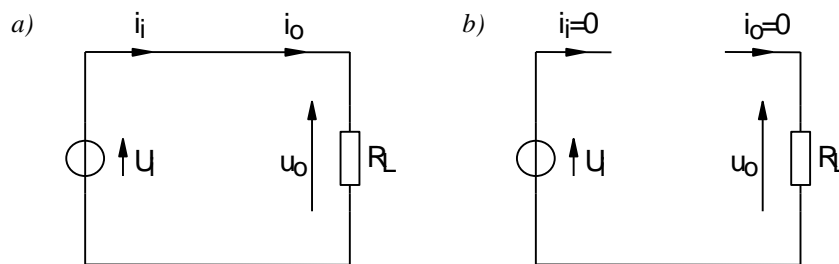
stąd z prawa Ohma (3.3)

$$u_o = i_o R_L = 0 \quad (3.6)$$

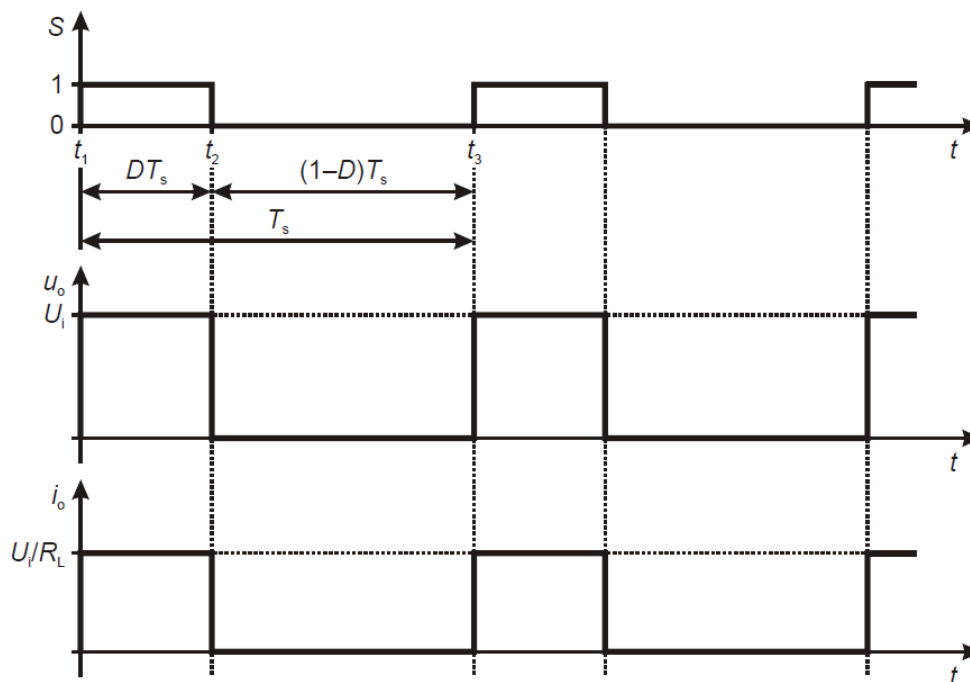
Biorąc pod uwagę powyższe, wartość średnia napięcia wyjściowego z definicji wynosi

$$\begin{aligned} u_{o(av)} &= \frac{1}{T_s} \int_{T_s} u_o dt = \frac{1}{T_s} \int_{t_1}^{t_3} u_o dt = \frac{1}{T_s} \left( \int_{t_1}^{t_2} u_o dt + \int_{t_2}^{t_3} u_o dt \right) = \frac{1}{T_s} \left( \int_{t_1}^{t_2} U_i dt + \int_{t_2}^{t_3} 0 dt \right) = \\ &= \frac{1}{T_s} \left( U_i \int_{t_1}^{t_2} dt + 0 \int_{t_2}^{t_3} dt \right) = \frac{1}{T_s} [U_i \cdot (t_2 - t_1) + 0 \cdot (t_3 - t_2)] = \frac{1}{T_s} \cdot U_i \cdot DT_s = DU_i \end{aligned} \quad (3.7)$$





Rys. 5. Zredukowana topologia obwodu z rys. 4a: a) w takcie 1; b) w takcie 2



Rys. 6. Przebiegi napięć i prądów w układzie z rys. 4a

Ustawiając odpowiedni współczynnik wypełnienia  $D = 0,5$ , możemy więc uzyskać dowolne średnie napięcie wyjściowe  $u_{o(av)}$  z przedziału  $0 \dots U_i$  – a więc zrealizować pożądaną funkcję obniżenia napięcia.

W niektórych aplikacjach działanie powyższe będzie zupełnie wystarczające. Dotyczy to przede wszystkim odbiorników, w których uśrednienie wielkości wyjściowej następuje na etapie konwersji energii elektrycznej na inną postać energii.

Przykładem może być lampa halogenowa. Wielkością wyjściową jest w tym przypadku strumień świetlny, opisujący moc emitowanego światła. Rozgrzewanie i chłodzenie żarnika (włókna) jest procesem bardzo powolnym. Jeżeli klucz będzie przełączany z odpowiednio wysoką częstotliwością, to – mimo, że lampa przez część okresu  $T_s$  nie jest zasilana – między kolejnymi przełączeniami temperatura żarnika zmieni się nieznacznie. Lampa nie tylko nie zgaśnie, ale tętnienie jej światła będzie niezauważalne dla oka ludzkiego (wystarcza do tego częstotliwość kilkudziesięciu herców, co z punktu widzenia współczesnej elektroniki mocy jest wartością niską). Mimo, że napięcie  $u_o$  jest wyraźnie zmienne w czasie, wielkość wyjściowa (strumień świetlny) jest prawie stała, proporcjonalna nie do jego wartości chwilowej  $u_o$ , ale średniej  $u_{o(av)}$ . **Powodem tego jest mechanizm fizyczny konwersji energii elektrycznej na cieplną w żarniku – procesy cieplne zachodzą dużo wolniej niż elektryczne.**

W powyższym przypadku żadna **filtracja napięcia wyjściowego nie jest konieczna** – może ono być przebiegiem przerywanym (tj. o zerowej wartości chwilowej przez część okresu) bez szkody dla funkcjonalności rozważanej aplikacji. Układ działający na tej zasadzie nazywa się **przerywaczem napięcia stałego** (ang. *DC voltage chopper*, dosł. 'siekacz napięcia stałego').

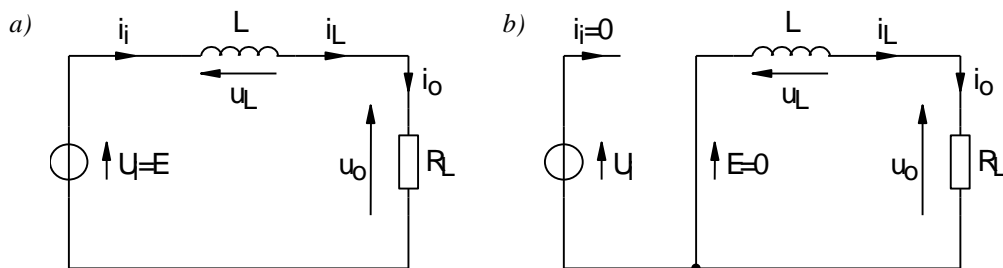
### 3.1.c. Uzyskanie nieprzerwanego przekazu energii za pomocą cewki

Duża część aplikacji nie może być jednak zasilana w sposób przerywany. Przykładem mogą być przywołane wyżej cyfrowe układy elektroniczne – jest oczywiste, że napięcie zasilające mikroprocesor czy pamięć RAM nie może co kilka mikrosekund zanikać.

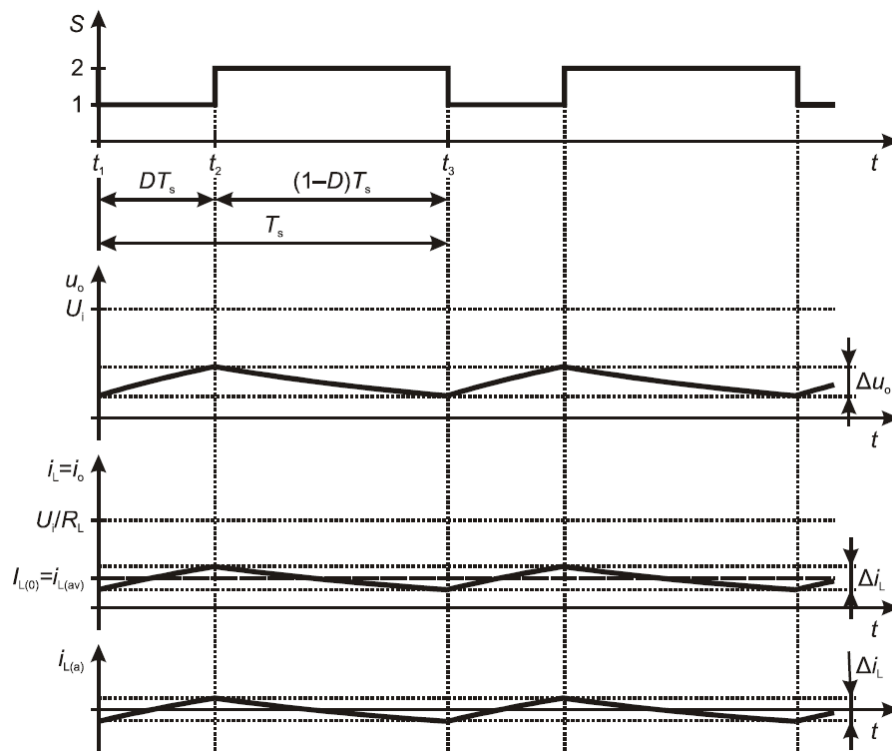
Przewodowa transmisja energii elektrycznej wymaga ruchu ładunków w przewodniku, czyli prądu. **Nieprzerwane dostarczanie energii elektrycznej wymaga więc nieprzerwanego przepływu prądu.** Aby go uzyskać, należy w obwód włączyć element elektryczny, który zapobiegnie natychmiastowemu spadkowi prądu wyjściowego  $i_o$  do zera w chwili  $t_2$ , kiedy to otwarcie klucza likwiduje połączenie elektryczne między źródłem a odbiornikiem.

Elementem, który przeciwstawia się zmianom prądu jest, jak wiadomo, **cewka**. Jest to jedna z konsekwencji zasady zachowania energii, mówiącej, że zmiana energii układu (w tym wypadku cewki) może być wyłącznie wynikiem dostarczenia dodatkowej energii z zewnątrz. W przyrodzie żadna energia nie może zostać dostarczona w zerowym czasie, gdyż oznaczałoby to nieskończoną wartość mocy chwilowej

$$p = \frac{dW}{dt} \quad (3.8)$$



Rys. 7. Zredukowana topologia obwodu z rys. 4b: a) w takcie 1; b) w takcie 2



Rys. 8. Przebiegi napięć i prądów w układzie z rys. 4b

W związku z tym energia zgromadzona w cewce nie może zmienić się skokowo. Energia ta gromadzona jest w polu magnetycznym wytwarzanym przez prąd; wielkości te ściśle wiążą zależność

$$W_L = \frac{Li_L^2}{2} \quad (3.9)$$

gdzie  $L$  – indukcyjność cewki,  $i_L$  – natężenie prądu cewki. Tym samym **z zasady zachowania energii wynika ciągłość prądu w cewce – nie może się on zmieniać skokowo.**

Aby prąd nie przestawał nagle płynąć przez odbiornik w chwili  $t_2$ , **cewkę trzeba włączyć tak, aby płynął przez nią prąd odbiornika  $i_o$ .** Wówczas spowolnienie zmian prądu cewki  $i_L$  będzie równoznaczne ze spowolnieniem zmian prądu  $i_o$ . Cewka powinna więc być włączona w szereg z opornikiem  $R_L$ , co pokazuje rys. 4b.

Skoro jednak prąd ma płynąć przez cewkę nieprzerwanie, to należy wytworzyć dlań ścieżkę na czas, gdy klucz nie znajduje się w pozycji 1 (od chwili  $t_2$ ). W tym celu do obwodu została wprowadzona dodatkowa gałąź, przez którą prąd cewki i odbiornika  $i_o$  powinien płynąć w taktie 2. Do przełączenia prądu dławika z wejścia na tę dodatkową gałąź można wykorzystać **klucz dwupozycyjny** (ang. *double throw switch*).

Do tej pory rozważaliśmy najprostsze klucze – **jednopozycyjne** (ang. *single throw switches*). Są one również zwane **kluczami zwierno-rozwiernymi**, co odnosi się do ich zdolności zwarcia lub rozwarcia dwóch punktów obwodu. Istnieją jednak – i są realizowalne z użyciem przyrządów półprzewodnikowych – również inne typy kluczy. Między innymi **klucze przełączne** pozwalają przełączyć prąd *bieguna* (ang. *pole* – punkt „mocowania” ramienia klucza) do jednej z dwóch lub więcej gałęzi. **Taki klucz może być więc zawsze załączony**, przy czym jeden z łączonych punktów (biegun) pozostaje stały, a drugi można zmieniać.

W najprostszym przypadku, gdy przełączanie możliwe jest między dwoma punktami, mówimy o kluczu dwupozycyjnym. Taki właśnie znajduje się w układzie z rys. 4b – jego dwie pozycje oznaczono jako „1” (jak poprzednio – w taktie 1) i „2” (w taktie 2). Działanie klucza powoduje okresową zmianę topologii układu w sposób przedstawiony na rys. 7.

### 3.1.d. Analityczny opis działania dławika

Opiszmy działanie cewki matematycznie. W każdym z dwóch taktów mamy do czynienia z szeregowym obwodem RL opisywanym napięciowym prawem Kirchhoffa

$$E = u_L + u_o \quad (3.10)$$

gdzie  $u_L$  jest napięciem na cewce, zaś  $E$  – napięciem wymuszającym, które w taktie 1 wynosi  $U_i$  (rys. 7a) zaś w taktie 2 wynosi 0 (zwarcie, równoważne źródłu zerowemu – rys. 7b). Podstawiając prawo Ohma (3.3) i równanie cewki

$$u_L = L \frac{di_L}{dt} \quad (3.11)$$

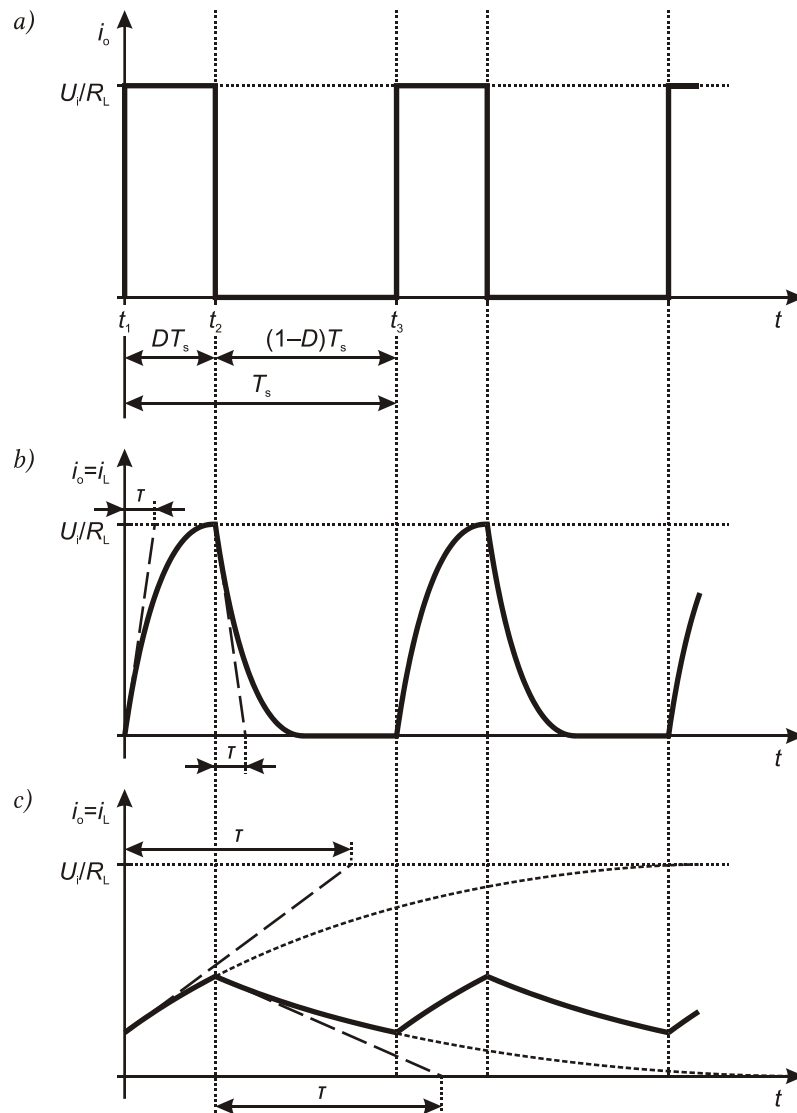
oraz uwzględniając, że w obu taktach  $i_o = i_L$ , otrzymujemy równanie obwodu RL

$$R_L i_o + L \frac{di_o}{dt} - E = 0 \quad (3.12)$$

Stosując dowolną metodę rozwiązywania równań różniczkowych dochodzi się do rozwiązania

$$i_o(t) = i_o(t_0) + \left( \frac{E}{R_L} - i_o(t_0) \right) \cdot \left( 1 - e^{-\frac{t-t_0}{\tau}} \right) \quad (3.13)$$

gdzie  $\tau$  jest tzw. **stałą czasową** (ang. *time constant*) obwodu RL równą



Rys. 9. Przebieg prądu wyjściowego w układach z rys. 4: a) brak dławika (rys. 4a); b) dławik (rys. 4b) o małej indukcyjności ( $\tau \ll T_s$ ); c) dławik o dużej indukcyjności ( $\tau \approx T_s$ )

$$\tau = \frac{L}{R_L} \quad (3.14)$$

chwila  $t_0$  oznacza zaś początek danego taktu pracy, a więc odpowiednio  $t_1$  lub  $t_2$ . Przeanalizujemy wyniki zastosowania wzoru (3.13) do każdego z taktów.

1. Dla taktu 1,  $t_0 = t_1$ . Załóżmy, że na początku prąd jest zerowy:  $i_o(t_0) = 0$ . Jak stwierdziliśmy, w tym taktie w obwodzie obecne jest źródło  $E = U_i$  (rys. 7a). Równanie (3.13) w tym przypadku prowadzi do

$$i_o(t) = \frac{U_i}{R_L} \cdot \left( 1 - e^{-\frac{t-t_1}{\tau}} \right) \quad (3.15)$$

Podstawiając  $t = t_1$  i  $t = \infty$ , mamy

$$i_o(t_1) = \frac{U_i}{R_L} \cdot \left(1 - e^{-\frac{t_1-t_1}{\tau}}\right) = \frac{U_i}{R_L} \cdot (1 - e^{-0}) = \frac{U_i}{R_L} \cdot (1 - 1) = 0 \quad (3.16)$$

co zgadza się z założeniem, oraz

$$\begin{aligned} i_o(\infty) &= \frac{U_i}{R_L} \cdot \left(1 - e^{-\frac{\infty-t_1}{\tau}}\right) = \frac{U_i}{R_L} \cdot (1 - e^{-\infty}) = \frac{U_i}{R_L} \cdot \left(1 - \frac{1}{e^\infty}\right) = \frac{U_i}{R_L} \cdot \left(1 - \frac{1}{\infty}\right) = \\ &= \frac{U_i}{R_L} \cdot (1 - 0) = \frac{U_i}{R_L} \end{aligned} \quad (3.17)$$

Prąd zmienia się więc wykładniczo (zależność postaci  $e^t$ ), narastając od 0 do  $U_i/R_L$ . Zobrazowano to na rys. 9b przy założeniu, że do końca taktu 1 prąd zdąży się ustalić, co oznacza, że  $i_o(t_2) \approx i_o(\infty)$ .

2. Prąd na początku taktu 2 ( $t_0 = t_2$ ) jest równy prądowi na końcu taktu 1, a więc w przybliżeniu  $U_i/R_L$ . Jak ustaliliśmy wyżej,  $E = 0$ . Z równania (3.13) uzyskujemy więc

$$i_o(t) = \frac{U_i}{R_L} - \frac{U_i}{R_L} \cdot \left(1 - e^{-\frac{t-t_2}{\tau}}\right) = \frac{U_i}{R_L} \cdot \left(1 - 1 + e^{-\frac{t-t_2}{\tau}}\right) = \frac{U_i}{R_L} \cdot e^{-\frac{t-t_2}{\tau}} \quad (3.18)$$

Podstawiając  $t = t_2$  i  $t = \infty$ , mamy

$$i_o(t_2) = \frac{U_i}{R_L} \cdot e^{-\frac{t_2-t_2}{\tau}} = \frac{U_i}{R_L} \cdot e^{-0} = \frac{U_i}{R_L} \cdot 1 = \frac{U_i}{R_L} \quad (3.19)$$

co zgadza się z założeniem, oraz

$$i_o(\infty) = \frac{U_i}{R_L} \cdot e^{-\frac{\infty-t_2}{\tau}} = \frac{U_i}{R_L} \cdot e^{-\infty} = \frac{U_i}{R_L} \cdot 0 = 0 \quad (3.20)$$

Prąd zmienia się więc wykładniczo, opadając od  $U_i/R_L$  do 0. Zobrazowano to na rys. 9b przy założeniu, że do końca taktu 2 prąd zdąży się ustalić, co oznacza, że  $i_o(t_3) \approx i_o(\infty)$ .

**Czas ustalenia się prądu zależy od wartości stałej czasowej  $\tau$ .** Z równania przebiegu wykładniczego można obliczyć, że prąd osiąga swoją wartość ustaloną z dokładnością 1% (0,01) po czasie równym  $\tau \ln(1/0,01) \approx 4,6\tau$ . Wobec tego z zależności (3.14) wynika, że **im większa indukcyjność cewki** (dla danej rezystancji  $R_L$ ), tym wolniejsze narastanie, czyli **tym silniej cewka przeciwstawia się zmianom prądu**. W elektronice mocy cewkę o indukcyjności na tyle dużej (dla danego obwodu), że wyraźnie spowalnia ona zmiany prądu, nazywa się **dławikiem** (ang. *choke*).

**Przy odpowiednio dużej indukcyjności dławika**, między kolejnymi przełączeniami klucza **prąd ani nie zdąży narosnąć do  $U_i/R_L$ , ani opaść do 0**. Sytuację taką przedstawia rys. 9c, na którym dla uzyskania wyraźnego rysunku stała czasowa jest rzędu okresu przełączania  $T_s$ ; w praktyce może ona być dużo większa. Ogólnie rzecz biorąc, warunek wystąpienia stanu z rys. 9c można w uproszczeniu sformułować jako

$$4\tau > T_s \quad (3.21)$$

gdzie liczba 4 jest zaokrągleniem w dół wartości 4,6 uzasadnionej wyżej. Stąd, podstawiając (3.14),

$$L > \frac{R_L}{4f_s} \quad (3.22)$$

Ponieważ prąd dławika płynie również przez rezystancję odbiornika  $R_L$ , więc prąd  $i_o$  ma także kształt zgodny z rys. 9c. Zgodnie z prawem Ohma (3.3), na odbiorniku odkłada się proporcjonalne do tego prądu napięcie  $u_o$  – o takim samym kształcie, co pokazano na rys. 8.

### 3.1.e. Zmniejszenie tętnienia napięcia za pomocą kondensatora

Wprowadzając do obwodu dławik **osiągnęliśmy wprawdzie ciągłość dostarczania energii do odbiornika, ale nie stałość napięcia**  $u_o$  na nim. Poziom tętnienia tego napięcia  $\Delta u_o$  (rys. 8) może być dla wielu odbiorników nieakceptowalny – na przykład wskutek błędnego działania analogowych i cyfrowych układów scalonych. Zmniejszenie tętnienia napięcia wyjściowego wymagałoby takiego samego zmniejszenia tętnienia prądu  $\Delta i_L$ , które – jak pokazaliśmy w paragrafie 3.1.d – zależy (malejąco) od indukcyjności dławika  $L$ .

Jak pokazuje praktyka, w większości aplikacji osiągnięcie akceptowalnie małego tętnienia wymagałoby użycia dławików o nieakceptowalnie dużych wymiarach, ciężarze, koszcie, stratach mocy itd. Poza tym dławik nie pozwala na filtrację zaburzeń wysokiej częstotliwości (krótkich szpilek i szybkich oscylacji), nierozzerwalnie związanych z układami mocy o działaniu przełączającym (zagadnienia tego nie będziemy jednak analizować w niniejszym ćwiczeniu).

Z powyższych powodów konieczne jest użycie elementu biernego drugiego typu – kondensatora. Energia zgromadzona w polu elektrostatycznym kondensatora wyraża się zależnością

$$W_C = \frac{Cu_C^2}{2} \quad (3.23)$$

gdzie  $C$  – pojemność kondensatora,  $u_C$  – napięcie na kondensatorze. Z zasady zachowania energii wynika więc, że napięcie na kondensatorze nie może się zmieniać skokowo.

Aby skorzystać z powyższej właściwości w rozpatrywanym układzie, należy kondensator włączyć tak, aby występowało na nim napięcie odbiornika  $u_o$ . Wówczas spowolnienie zmian napięcia na kondensatorze  $u_C$  będzie równoznaczne ze spowolnieniem zmian napięcia  $u_o$ . Kondensator powinien więc być włączony równolegle do odbiornika, co pokazuje rys. 4c.

### 3.1.f. Analityczny opis działania kondensatora

Po włączeniu kondensatora, prąd dławika  $i_L$  musi ulec podziałowi na dwie gałęzie – kondensatora i odbiornika. Zgodnie z prądowym prawem Kirchhoffa (por. rys. 4c)

$$i_L = i_C + i_o \quad (3.24)$$

Spróbujemy teraz przewidzieć, jak konkretnie wygląda ten podział. W tym celu konieczne jest ponowne odwołanie się do rys. 8 i wydzielenie w prądzie dławika  $i_L$  dwóch składowych: stałej  $I_{L(0)}$  i przemiennej  $i_{L(a)}$ , przy czym

$$i_L = I_{L(0)} + i_{L(a)} \quad (3.25)$$

Z analizy harmonicznej (rozwinęcia w szereg Fouriera) wynika, że składowa stała każdego przebiegu jest równa jego wartości średniej, a więc w naszym przypadku  $i_{L(av)}$  (patrz rys. 8). W konsekwencji składową zmienną można wyrazić jako

$$i_{L(a)} = i_L - I_{L(0)} = i_L - i_{L(av)} \quad (3.26)$$

Jest to więc przebieg  $i_L$  przesunięty o swoją wartość średnią w dół (por. rys. 8). Składowa zmienna z definicji nie posiada składowej stałej, gdyż powstała przez jej odrzucenie. Wobec tego jej wartość średnia wynosi 0. Tym samym przebieg  $i_{L(a)}$  ma identyczny kształt i amplitudę  $\Delta i_L$ , co przebieg  $i_L$ , ale jego tętnienie odbywa się nie wokół poziomu  $I_{L(0)}$ , lecz wokół osi czasu.

Moduł impedancji idealnego kondensatora wynosi

$$|Z_C| = \frac{1}{\omega C} = \frac{1}{2\pi f C} \quad (3.27)$$

Dla  $f \rightarrow 0$  mamy  $|Z_C| \rightarrow \infty$ , co oznacza, że dla składowej stałej kondensator stanowi rozwarcie; tym samym składowa stała nie może nigdy płynąć przez ten element. Z kolei składowe prądu o wysokich częstotliwościach (jak na przykład częstotliwość przełączania przetwornicy  $f_s$ ) będą z łatwością przepływały przez kondensator, gdyż dla  $f \rightarrow \infty$  mamy  $|Z_C| \rightarrow 0$ .

Ze wzoru (3.27) wynika, że impedancja kondensatora dla danej częstotliwości  $f$  jest tym mniejsza, im większa pojemność  $C$ . Kondensator  $C$  i odbiornik  $R_L$  stanowią dzielnik prądowy, którego działanie dla określonej częstotliwości opisują wzory

$$I_{C(f)} = I_{L(f)} \frac{R_L}{|Z_C(f)| + R_L} = I_{L(f)} \frac{1}{1 + \frac{|Z_C(f)|}{R_L}} \quad (3.28)$$

$$I_{o(f)} = I_{L(f)} \frac{|Z_C(f)|}{|Z_C(f)| + R_L} = I_{L(f)} \frac{1}{1 + \frac{R_L}{|Z_C(f)|}}$$

gdzie  $I_{(f)}$  oznacza wartość skuteczną prądu sinusoidalnego o częstotliwości  $f$ . Powyższe zależności można odczytać następująco:

- im mniejsza impedancja kondensatora dla danej częstotliwości  $f$  względem rezystancji odbiornika, tym większa część prądu o tej częstotliwości  $I_{C(f)}$  popłynie przez kondensator (mianownik we wzorze na  $I_{C(f)}$  maleje, więc całość rośnie);
- zaś tym mniejsza część  $I_{o(f)}$  popłynie przez odbiornik (mianownik we wzorze na  $I_{o(f)}$  rośnie, więc całość maleje).

Zwróćmy uwagę, że w rozpatrywanym układzie zależy nam na tym, aby z przebiegu  $i_o$  pozbyć się składowej przemiennej. Wówczas prąd odbiornika  $i_o$  będzie prądem stałym, a w konsekwencji – zgodnie z prawem Ohma (3.3) – napięcie na odbiorniku  $u_o$  będzie również stałe. Byłby to oczywiście przypadek idealny; w rzeczywistości składowej przemiennej nie da się całkowicie wyeliminować, jednak można ją znacząco zmniejszyć w stosunku do układu z rys. 4b.

Jak zauważyliśmy, składowa stała prądu dławika nie może płynąć przez kondensator, w związku z tym w całości trafia do odbiornika:

$$I_{C(0)} = 0 \quad (3.29)$$

$$I_{o(0)} = I_{L(0)}$$

Wynik ten można również uzyskać podstawiając (3.27) wraz z  $f=0$  do (3.28). W jaki sposób można przekierować całą składową zmienną do kondensatora? Z zależności (3.28) wynika, że warunkiem tego jest

$$|Z_C(f)| \ll R_L \Leftrightarrow \frac{|Z_C(f)|}{R_L} \ll 1 \quad (3.30)$$

gdyż wówczas

$$I_{C(f)} = I_{L(f)} \frac{1}{1 + \frac{|Z_C(f)|}{R_L}} \approx I_{L(f)} \frac{1}{1} = I_{L(f)} \quad (3.31)$$

Impedancja kondensatora  $Z_C$  jest jednak funkcją częstotliwości. Składowa zmienna prądu dławika  $i_{L(a)}$  ma kształt w przybliżeniu trójkątny (patrz rys. 8). Jak wykazuje analiza Fouriera, przebieg

trójkątny można przedstawić jako sumę przebiegów sinusoidalnych o częstotliwości  $f_s$  i jej nieparzystych wielokrotnościach. Jeżeli więc warunek (3.30) będzie spełniony dla częstotliwości  $f_s$ , to będzie on także spełniony dla całej składowej przemiennej prądu dławika. Bowiern pozostałe składniki mają wyższe częstotliwości ( $3f_s, 5f_s$  itd.), zaś  $|Z_C|$  spada z częstotliwością. Tym samym cała składowa przemienna prądu dławika  $i_{L(a)}$  popłynie przez kondensator. Podstawiając (3.27), uzyskujemy warunek (3.30) w postaci

$$C \gg \frac{1}{2\pi f_s R_L} \quad (3.32)$$

Podsumujmy:

- 1° składowa stała prądu dławika nigdy nie może płynąć przez kondensator, wobec tego popłynie ona w całości przez odbiornik:

$$\begin{aligned} I_{C(0)} &= 0 \\ I_{o(0)} &= I_{L(0)} \end{aligned} \quad (3.33)$$

- 2° jeżeli pojemność kondensatora jest odpowiednio duża – spełnia warunek (3.32) – to składowa przemienna prądu dławika praktycznie w całości popłynie przez kondensator, a więc nie przez odbiornik:

$$\begin{aligned} i_{C(a)} &\approx i_{L(a)} \\ i_{o(a)} &\approx 0 \end{aligned} \quad (3.34)$$

Ostatecznie

$$\begin{aligned} i_C &= I_{C(0)} + i_{C(a)} \approx i_{L(a)} \\ i_o &= I_{o(0)} + i_{o(a)} \approx I_{L(0)} \end{aligned} \quad (3.35)$$

Uzyskujemy tym samym nie tylko ciągły (nieprzerwany) przepływ prądu przez odbiornik, ale również (w przybliżeniu) stałą (niezmienną) wartość tego prądu.



### 3.2. Działanie układu przetwornicy obniżającej

#### 3.2.a. Napięcie wyjściowe w układzie z kondensatorem

Założmy, że kondensator w układzie z rys. 4c ma odpowiednio dużą pojemność, spełniającą nierówność (3.32). Wówczas, zgodnie z prawem Ohma (3.3), **napięcie wyjściowe można uznać za stałe, równe**

$$u_o = i_o R_L \approx I_{L(0)} R_L = U_o \quad (3.36)$$

Wobec powyższego, **w obu taktach na dławiku wymuszane jest stałe napięcie** o wartościach wynikających z napięciowego prawa Kirchhoffa (patrz rys. 10 i 11):

1) w takcie 1

$$u_{L1} = U_i - U_o \quad (3.37)$$

2) w takcie 2 (zwarcie na napięcie  $U_o$ , jednak odwrotne strzałkowanie)

$$u_{L2} = -U_o \quad (3.38)$$

Odwołajmy się teraz do definicji stanu ustalonego przekształtnika (stanów przejściowych nie rozważamy – jest to dużo bardziej złożone i wymaga skomplikowanego opisu matematycznego). Mówi ona między innymi, że **energia zgromadzona w elementach biernych układu nie może się zmieniać w kolejnych okresach**, tj. musi być taka sama na początku każdego kolejnego okresu  $T_s$ . Dla dławika oznacza to

$$W_L(t) = W_L(t + T_s) \quad (3.39)$$

Dla ustalenia uwagi rozpatrzmy dotychczas rozważany konkretny okres pracy zaczynający się w chwili  $t_1$  oraz skorzystajmy z zależności (3.9). Dostajemy

$$W_L(t_1) = W_L(t_3) \quad (3.40)$$

$$\frac{Li_L^2(t_1)}{2} = \frac{Li_L^2(t_3)}{2} \quad (3.41)$$

$$i_L(t_1) = i_L(t_3) \quad (3.42)$$

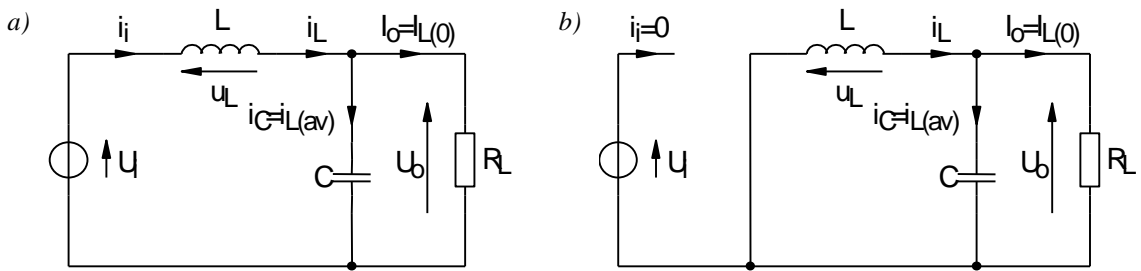
Uzyskany wynik oznacza, że **na koniec taktu 2 prąd musi wrócić do wartości, którą miał na początku taktu 1**. Tym samym, w ciągu taktu 2 musi opaść o taką samą wartość  $\Delta i_L$ , o jaką wzrósł w ciągu taktu 2:

$$(\Delta i)_2 = -(\Delta i)_1 \quad (3.43)$$

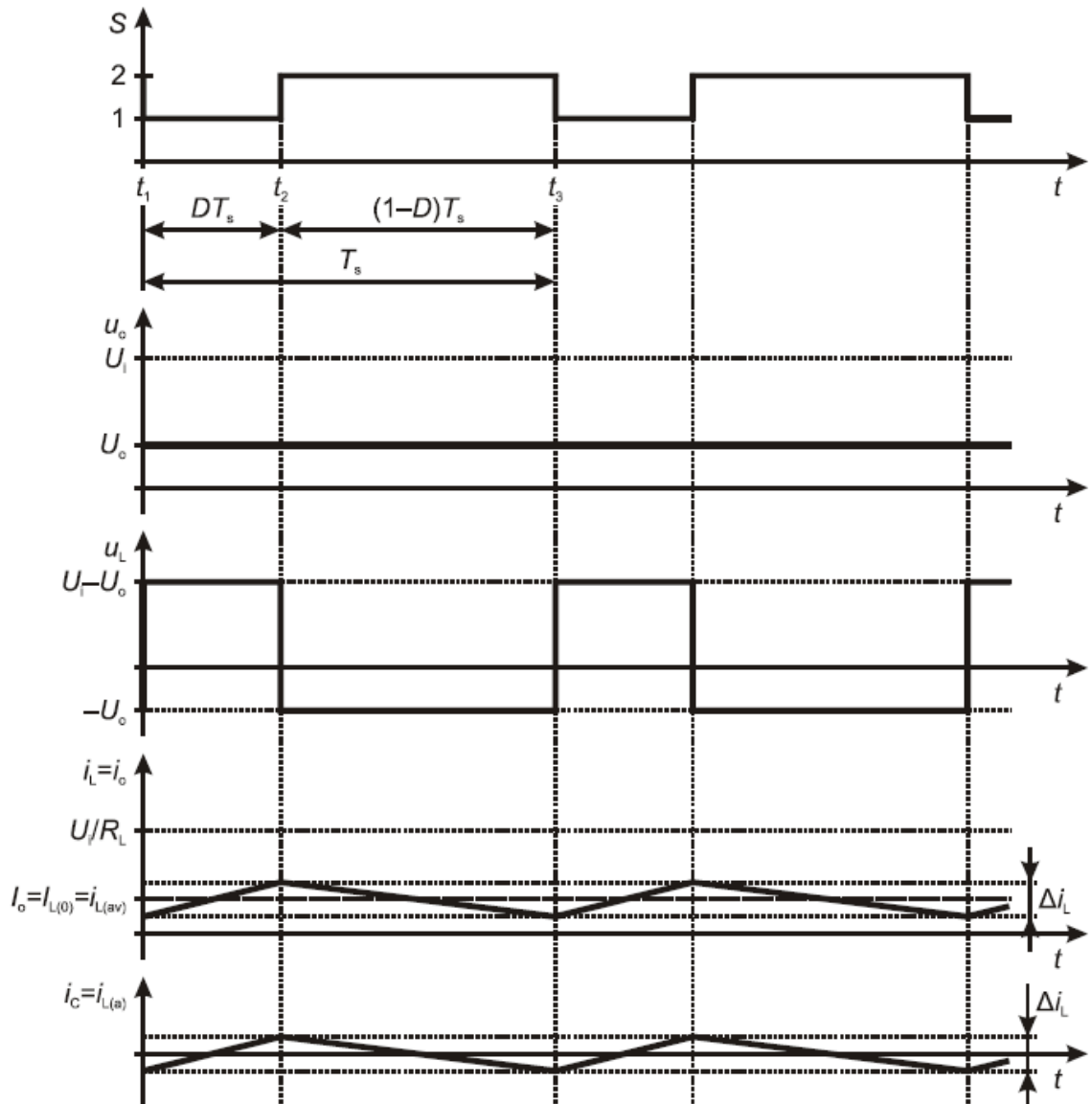
Zmiany prądu można uzależnić od występujących w układzie napięć korzystając z równania cewki (3.11). Zapiszmy je dla każdego z taktów:

$$u_{L1} = L \left( \frac{di_L}{dt} \right)_1 \quad (3.44)$$

$$u_{L2} = L \left( \frac{di_L}{dt} \right)_2 \quad (3.45)$$



Rys. 10. Zredukowana topologia obwodu z rys. 4c: a) w takcie 1; b) w takcie 2



Rys. 11. Przebiegi napięć i prądów w układzie z rys. 4c

i podstawmy zależności (3.37) i (3.38):

$$\left(\frac{di_L}{dt}\right)_1 = \frac{U_i - U_o}{L} \quad (3.46)$$

$$\left(\frac{di_L}{dt}\right)_2 = \frac{-U_o}{L} \quad (3.47)$$

Zauważmy, że prawe strony obu równań są wartościami stałymi, stąd i lewe strony muszą być stałe. Lewe strony określają zaś pochodną po czasie, czyli nachylenie przebiegu prądu dławika. Wnioskujemy więc, że **narastanie prądu dławika w takcie 1 i jego opadanie w takcie 2 odbywa się po liniach prostych**. Uwzględniono to na rys. 11 [zwróćmy uwagę, że uzyskane wyrażenie (3.47) na pochodną w takcie 2 daje wartość ujemną, co oznacza opadanie prądu, czyli w pełni zgadza się z wynikami dotychczasowej analizy]. Dla funkcji liniowej pochodna jest równa ilorazowi przyrostu prądu i przyrostu czasu. Stąd

$$\left(\frac{di_L}{dt}\right)_1 = \frac{i(t_2) - i(t_1)}{t_2 - t_1} = \frac{(\Delta i)_1}{DT_s} \quad (3.48)$$

$$\left(\frac{di_L}{dt}\right)_2 = \frac{i(t_3) - i(t_2)}{t_3 - t_2} = \frac{(\Delta i)_2}{(1-D)T_s} \quad (3.49)$$

skąd

$$(\Delta i)_1 = \frac{(U_i - U_o) \cdot DT_s}{L} \quad (3.50)$$

$$(\Delta i)_2 = \frac{(-U_o) \cdot (1-D)T_s}{L} \quad (3.51)$$

Korzystając z równości (3.43), przyrównujemy prawe strony, otrzymując

$$(U_i - U_o) \cdot D = U_o \cdot (1-D) \quad (3.52)$$

Przekształcając powyższe równanie, otrzymujemy ostatecznie poszukiwane wyrażenie na **napięcie wyjściowe uzyskiwane w układzie z kluczem dwupozycyjnym, dławikiem i kondensatorem**:

$$U_o = DU_i \quad (3.53)$$

### 3.2.b. Charakterystyka przetwarzania napięcia

Równanie (3.53) wyraża **statyczną charakterystykę przejściową** lub **charakterystykę przetwarzania**. Jest to najważniejsza zależność opisująca działanie każdej przetwornicy prądu stałego. Określa ona, w jaki sposób wielkość wyjściowa (napięcie wyjściowe  $U_o$ ) zależy od wielkości wejściowej energetycznej (napięcie wejściowe  $U_i$ ) i od wielkości wejściowej sterującej (współczynnik wypełnienia  $D$ ).

Ponieważ  $0 \leq D \leq 1$ , układ z rys. 4c **realizuje funkcję obniżania napięcia wejściowego  $U_i$  w stopniu zależnym od współczynnika wypełnienia  $D$** . Zauważmy, że wynik ten jest zbieżny z (2.5) : dla założonych tam warunków pracy  $U_i = 20$  V i  $D = 0,5$ , otrzymujemy  $U_o = 10$  V. Różnica 0,5 V wynika z faktu, że obecnie zaniedbaliśmy spadek potencjału na tranzystorze, podczas gdy w podrozdziale 2.2 założyliśmy, że wynosi on aż 1 V. Pomijając tę łatwą do wyjaśnienia rozbieżność, uzyskane **stałe napięcie wyjściowe równe jest przewidzianej wcześniej wartości średniej napięcia wyjściowego układu bez filtru**.

Tym samym włączone w układ **dławik i kondensator spełniły rolę filtru** napięcia wyjściowego. Włączenie dławika wymagało jednak zapewnienia ścieżki dla nieprzerwanego przepływu prądu, w wyniku czego w układzie pojawiła się dodatkowa gałąź, a klucz zmienił typ na dwupozycyjny.

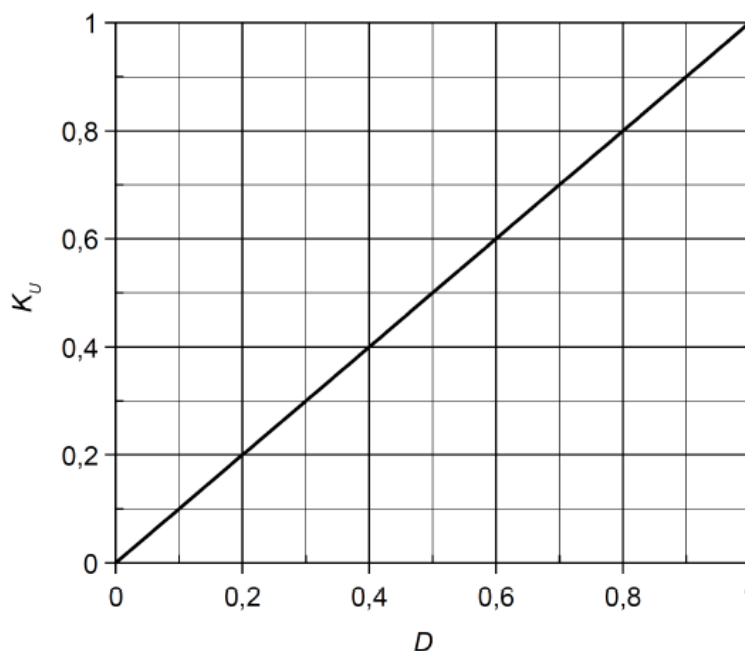
W celu pokazania zależności wyłącznie od wielkości sterującej, a wyeliminowania wpływu napięcia wejściowego, definiuje się również **współczynnik przetwarzania napięcia** jako

$$K_U = \frac{\Delta U_o}{U_i} \quad (3.54)$$

Podstawiając (3.53) otrzymujemy, że dla idealnej przetwornicy obniżającej napięcie wynosi on

$$K_{U(\text{id})} = \frac{DU_i}{U_i} = D \quad (3.55)$$

Charakterystykę opisaną tą zależnością zobrazowano na rys. 12.



Rys. 12. Charakterystyka współczynnika przetwarzania napięcia idealnej przetwornicy obniżającej

### 3.2.c. Półprzewodnikowy klucz dwupozycyjny

Z powyższej analizy wynika, że układ z rys. 4c, przy poprawnym doborze wartości elementów, realizuje pożądaną funkcję. Zawiera on jednak nadal jeden element abstrakcyjny – klucz. Praktyczny układ przetwornicy obniżającej napięcie – z rzeczywistymi przyrządami półprzewodnikowymi – przedstawia rys. 4d. Jak widać, **kluczowi abstrakcyjnemu z rys. 4c odpowiadają dwa przyrządy półprzewodnikowe: tranzystor i dioda**. Pojedynczy przyrząd posiada bowiem zawsze tylko 2 końcówki główne, nie można więc za jego pomocą zrealizować klucza dwupozycyjnego, posiadającego 3 końcówki.

Sterowanie takim kluczem dokonuje się oczywiście za pośrednictwem tranzystora, dioda jest bowiem elementem niesterowalnym. Konstrukcja układu powoduje jednak, że **tylko jeden z dwóch przyrządów jest w danym momencie załączony**. Wynika to z następującego rozumowania.

1. W taktach 1 tranzystor jest załączony. Z rys. 4d wynika, że napięcie na diodzie można wyrazić jako

$$u_D = -U_i + u_T \quad (3.56)$$

Ponieważ napięcie  $u_T$  na załączonym tranzystorze jest niewielkie, więc dioda jest spolaryzowana napięciem ujemnym i nie przewodzi.

2. Na granicy taktów 1 i 2, wskutek zmniejszenia napięcia sterującego  $u_{GS}$ , zwiększa się rezystancja dren-źródło tranzystora. Jednakże prąd drenu jest prądem dławika, który – zgodnie z analizą przeprowadzoną w paragrafie 3.1.c – nie może nagle przestać płynąć. Rośnie więc spadek potencjału na tranzystorze  $u_T$  (skoro rośnie

rezystancja przy prawie niezmiennym prądzie). W chwili, w której napięcie  $u_T$  stanie się wyższe od napięcia  $U_i$  o napięcie progowe diody  $U_{F(TO)}$ :

$$u_T > U_i + U_{F(TO)} \quad (3.57)$$

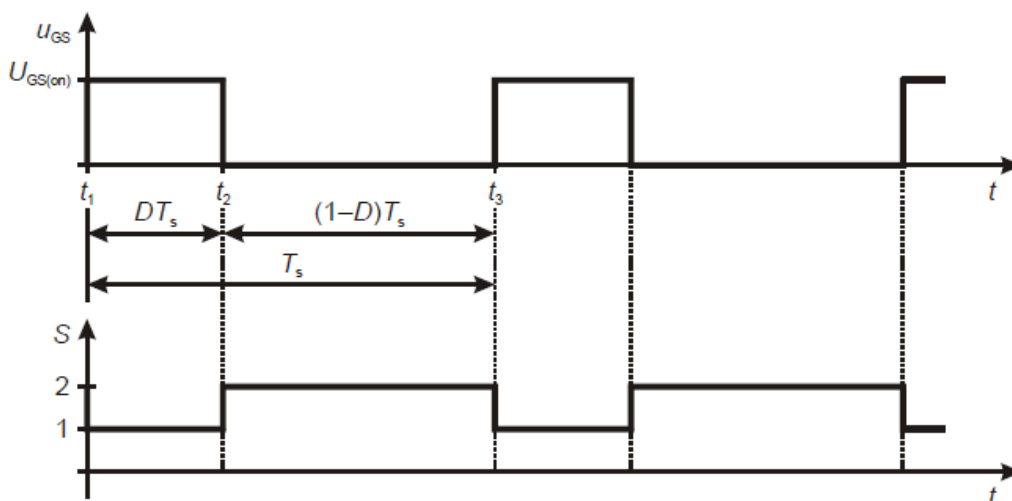
zgodnie ze wzorem (3.56) napięcie  $u_D$  staje się wyższe od tego napięcia progowego. Dioda przechodzi więc w stan przewodzenia. Tranzystor zaś uzyskuje ostatecznie bardzo wysoką rezystancję. Tym samym następuje przełączenie klucza z pozycji 1 w pozycję 2 (por. ze sobą rys. 4c, d i 10).

3. W takcie 2 dioda stale przewodzi, gdyż stan ten wymusza dławik działający jak źródło prądowe.
4. Na granicy taktów 2 i 1, wskutek wzrostu napięcia  $u_{GS}$  powyżej wartości progowej tranzystora  $U_{GS(th)}$ , przez tranzystor zaczyna płynąć prąd (zgodnie z jego charakterystyką wyjściową). Z prądowego prawa Kirchhoffa wynika, że suma prądów w węzle nie może się zmienić, zaś prąd dławika nie może się nagle zmienić. W związku z tym tranzystor przejmuje prąd dławika od diody. W momencie, w którym  $i_T = i_L$ , prąd diody spada do zera, a więc dioda przechodzi w stan wyłączenia. Następuje przełączenie klucza z pozycji 2 w pozycję 1.

Tym samym **tranzystor i dioda realizują funkcję klucza dwupozycyjnego**.

Przełączanie tranzystora MOSFET realizowane jest poprzez wymuszenie napięcia bramka-źródło  $u_{GS}$  o odpowiednim przebiegu. Z zasady działania tego przyrządu wynika, że musi to być przebieg impulsowy. Z przeprowadzonego wyżej rozumowania wynika, że aby zrealizować funkcję klucza  $S$  przedstawioną na rys. 11, tranzystor należy załączyć na takt 1, a wyłączyć na takt 2. Wobec tego, biorąc pod uwagę zasadę działania tranzystora MOSFET typu N, należy wygenerować napięcie  $u_{GS}$  o przebiegu pokazanym w uproszczeniu na rys. 13. Jest to oczywiście zadanie osobnego układu sterowania, nie pokazanego na rys. 4d.

Klucz w postaci tranzystora i diody nie jest jedynym stosowanym rozwiązaniem. Istnieją również konstrukcje z dwoma tranzystorami. Wówczas przełączanie prądu między dwoma przyrządami nie zachodzi w sposób samoczynny przedstawiony wyżej. Układ sterowania musi więc zapewnić odpowiednią synchronizację przebiegów sterujących oboma tranzystorami tak, aby w każdej chwili jeden i tylko jeden z nich był załączony.



Rys. 13. Uproszczony przebieg napięcia  $u_{GS}$  (rys. 4d) niezbędny dla uzyskania funkcji klucza  $S$  jak na rys. 11

### 3.3. Wpływ tranzystora na właściwości układu

#### 3.3.a. Moc strat w tranzystorze

Spróbujmy określić, w jaki sposób stratność rzeczywistego klucza półprzewodnikowego wpływa na działanie przetwornicy. Dla uproszczenia analizy, **ograniczmy się wyłącznie do** rozważanego w niniejszym ćwiczeniu **tranzystora MOSFET**, aczkolwiek analogiczne rozumowanie można przeprowadzić także dla diody. Do wykonania tego zadania konieczne jest oszacowanie mocy strat w tranzystorze – zarówno statycznych, jak i dynamicznych.

Aby uprościć obliczenia założymy, że indukcyjność  $L$  jest na tyle duża, że amplituda tętnienia prądu jest dużo mniejsza od jego składowej stałej

$$\Delta i_L \ll I_{L(0)} \quad (3.58)$$

Wobec tego można przyjąć, że

$$i_L = I_{L(0)} + i_{L(a)} \approx I_{L(0)} \quad (3.59)$$

Prąd tranzystora w stanie załączenia równy jest prądowi dławika (por. rys. 4d i 10a), a więc jest także stały. Stąd napięcie na tranzystorze w stanie załączenia  $U_{T(on)}$  będzie również stałe. Energia wydzielana w tranzystorze w stanie przewodzenia wynosi więc

$$W_{T(ons)} = \int_{DT_s} i_T u_T dt = \int_{DT_s} I_{L(0)} U_{T(on)} dt = I_{L(0)} U_{T(on)} \int_{DT_s} dt = I_{L(0)} U_{T(on)} DT_s \quad (3.60)$$

Tranzystor MOSFET w zakresie liniowym – w którym pracują załączone klucze – charakteryzuje się stałą rezystancją obwodu głównego (dren-źródło), niezależną od prądu drenu. W związku z tym naturalne jest posługiwanie się rezystancją w stanie załączenia  $R_{DS(on)}$ . Bardziej praktyczną postacią wyżej uzyskanego wyrażenia jest więc

$$W_{T(ons)} = I_{L(0)} \cdot I_{L(0)} R_{DS(on)} \cdot DT_s = I_{L(0)}^2 R_{DS(on)} DT_s \quad (3.61)$$

Moc strat dynamicznych można oszacować jak w paragrafie 2.2.c. Należy jednak wziąć pod uwagę inny charakter przełączania. Wówczas założyliśmy bowiem, że prąd główny i napięcie główne zmieniają się jednocześnie.

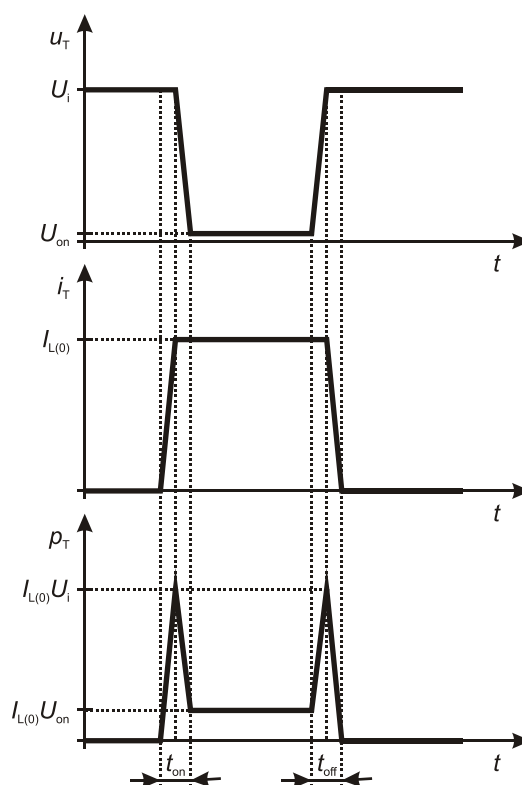
Tymczasem w rzeczywistej przetwornicy obniżającej – co stwierdziliśmy w paragrafie 3.1.c – prąd dławika nigdy nie może przestać płynąć, z tym że płynie on albo przez tranzystor, albo przez diodę. Wymuszając przepływ prądu, **dławik stanowi więc źródło prądowe i taki też charakter ma obciążenie tranzystora**. Przebiegi napięcia i prądu tranzystora mają charakter typowy dla obciążenia prądowego, co przedstawiono na rys. 14. Można to wyjaśnić następująco.

1. Zgodnie z analizą działania klucza tranzystor-dioda przeprowadzoną w paragrafie 3.2.c, podczas wyłączania tranzystora, napięcie na nim najpierw rośnie, do chwili, w której dochodzi do załączenia diody. Dopiero wówczas prąd tranzystora może zaniknąć, gdyż prąd dławika zostaje przejęty przez diodę.
2. Podczas załączania tranzystora, dopóki dioda nie przestanie przewodzić prądu, napięcie na tranzystorze  $u_T$  wynosi w przybliżeniu  $U_i$ , gdyż (por. rys. 4d)

$$u_T = U_i + u_D \quad (3.62)$$

a napięcie na przewodzącej diodzie jest niewielkie. Dopiero kiedy cały prąd dławika zostanie przejęty przez tranzystor, dioda wyłączy się i przestanie zwierać

źródło tranzystora do ujemnego bieguna źródła napięcia  $U_i$ . Napięcie na tranzystorze będzie więc mogło opaść do niskiej wartości  $U_{on}$ .



Rys. 14. Uproszczone przebiegi napięcia, prądu i mocy chwilowej tranzystora w przetwornicy obniżającej

Dla obciążenia o charakterze źródła prądowego, energia wydzielana w tranzystorze podczas jego przełączania wyraża się zależnościami:

$$W_{on} = \frac{1}{2} U_{T(off)} I_{T(on)} t_{on} = \frac{1}{2} U_i I_{L(0)} t_{on} \quad (3.63)$$

$$W_{off} = \frac{1}{2} U_{T(off)} I_{T(on)} t_{off} = \frac{1}{2} U_i I_{L(0)} t_{off} \quad (3.64)$$

Na podstawie (3.61), (3.63) i (3.64), przyjmując, że energia wydzielana w stanie wyłączenia jest zanedbywalna, moc czynna strat statycznych i dynamicznych oraz całkowita moc czynna strat w tranzystorze wynoszą

$$P_{Ts} = \frac{W_{ons} + W_{offs}}{T_s} \approx \frac{W_{ons}}{T_s} = D I_{L(0)}^2 R_{DS(on)} \quad (3.65)$$

$$P_{Td} = \frac{W_{on} + W_{off}}{T_s} = \frac{1}{2} I_{L(0)} U_i (t_{on} + t_{off}) f_s \quad (3.66)$$

$$P_T = P_{Ts} + P_{Td} = D I_{L(0)}^2 R_{DS(on)} + \frac{1}{2} I_{L(0)} U_i (t_{on} + t_{off}) f_s \quad (3.67)$$

Uzyskana zależność potwierdza wniosek sformułowany już w paragrafie 2.2.c: **na moc strat wpływ ma rezystancja w stanie załączenia oraz czasy przełączania**. Jak widać, moc strat statycznych **rośnie ze wzrostem współczynnika wypełnienia**; z kolei moc strat dynamicznych jest **tylko większa, im większa częstotliwość przełączania**.

### 3.3.b. Wpływ strat statycznych na sprawność

Wyprowadzenie analitycznego wyrażenia na sprawność przetwornicy byłoby skomplikowane. Możemy jednak przynajmniej stwierdzić, jaki wpływ na tę sprawność ma badany w niniejszym ćwiczeniu tranzystor MOSFET. Aby zmniejszyć liczbę niezbędnych założeń co do wartości parametrów tego przyrządu, rozważymy najpierw statyczne straty mocy.

Moc czynna wejściowa przetwornicy wynosi

$$P_i = \frac{1}{T_s} \int u_i i_i dt = U_i \frac{1}{T_s} \int i_i dt \quad (3.68)$$

Prąd wejściowy  $i_i$  jest równy prądowi dławika w takcie 1 oraz 0 w takcie 2 (por. rys. 10). Podtrzymując założenie stałości prądu dławika, otrzymujemy

$$P_i = U_i \frac{1}{T_s} \cdot \left( \int_{DT_s} I_{L(0)} dt + \int_{(1-D)T_s} 0 dt \right) = U_i \frac{1}{T_s} \cdot I_{L(0)} DT_s = DU_i I_{L(0)} \quad (3.69)$$

Przyjmując, że zmniejszenie przekazywanej mocy, jakie następuje pomiędzy wejściem a wyjściem przetwornicy, wynika wyłącznie ze strat statycznych w tranzystorze, oraz wykorzystując wprowadzone zależności (3.65) i (3.69), uzyskujemy, że sprawność układu wynosi

$$\eta = \frac{P_o}{P_i} = \frac{P_i - P_{T_s}}{P_i} = 1 - \frac{P_{T_s}}{P_i} = 1 - \frac{I_{L(0)}}{U_i} R_{DS(on)} \quad (3.70)$$

Stosując przybliżenie (3.35) i prawo Ohma (3.3), otrzymujemy

$$\eta = 1 - \frac{U_o}{U_i} \frac{R_{DS(on)}}{R_L} \quad (3.71)$$

### 3.3.c. Współczynnik przetwarzania napięcia

Uzyskanie więcej mówiącej postaci wzoru (3.71) wymaga wyznaczenia zależności między napięciem wyjściowym a wejściowym. Nie możemy posługiwać się nadal zależnością (3.53), gdyż została ona wyprowadzona przy założeniu, że załączony tranzystor stanowi zwarcie. Tymczasem wyrażenie (3.71) uzyskaliśmy uwzględniając niezerową rezystancję załączonego tranzystora.

Obecnie napięcie na dławiku w takcie 1 musimy wyrazić jako (por. rys. 4d)

$$\begin{aligned} u_L &= U_i - U_o - u_T = U_i - U_o - U_{T(on)} = U_i - U_o - I_{L(0)} R_{DS(on)} = \\ &= U_i - U_o - \frac{U_o}{R_L} R_{DS(on)} = U_i - U_o \left( 1 + \frac{R_{DS(on)}}{R_L} \right) \end{aligned} \quad (3.72)$$

Wzór na przyrost prądu dławika w takcie 1 (3.50) przyjmie więc nową postać

$$(\Delta i)_1 = \frac{\left[ U_i - U_o \left( 1 + \frac{R_{DS(on)}}{R_L} \right) \right] \cdot DT_s}{L} \quad (3.73)$$

z której, przez przyrównanie do (3.51), uzyskujemy

$$\left[ U_i - U_o \left( 1 + \frac{R_{DS(on)}}{R_L} \right) \right] \cdot D = U_o (1 - D) \quad (3.74)$$

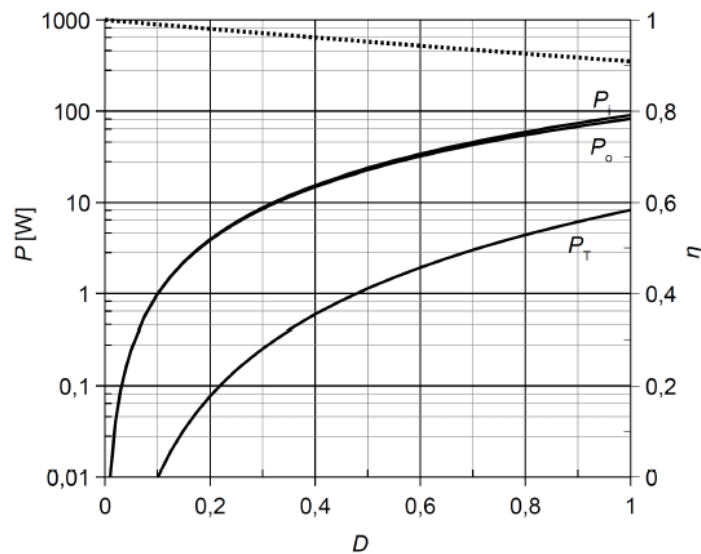


i ostatecznie

$$U_o = U_i \frac{D}{1 + D \frac{R_{DS(on)}}{R_L}} \quad (3.75)$$

Otrzymany wynik mówi, że w rzeczywistej przetwornicy napięcie wyjściowe zależy od stosunku rezystancji tranzystora (w stanie załączenia) do rezystancji odbiornika. Dla  $R_{DS(on)} = 0$  uzyskujemy oczywiście zależność (3.53). Natomiast w miarę zwiększania  $R_{DS(on)}$ , przy stałej rezystancji  $R_L$ , napięcie wyjściowe staje się coraz mniejsze.

Rozbieżność między przetwornicą rzeczywistą a idealną zwiększa się również ze wzrostem współczynnika wypełnienia  $D$ . Dla  $D = 0$  otrzymujemy wynik  $U_o = 0$  jak dla przetwornicy idealnej. Jest to wynik spodziewany, gdyż tranzystor jest wówczas stale wyłączony. Jego stan załączenia nie może więc mieć żadnego wpływu na działanie przetwornicy.



Rys. 15. Zależność mocy czynnych w układzie (linie ciągłe) i sprawności układu  $\eta$  (linia kropkowa) od współczynnika wypełnienia impulsów  $D$  (uwzględniono wyłącznie moc strat statycznych w tranzystorze), dla parametrów układu:  $U_i = 10$  V,  $R_L = 1$   $\Omega$ ,  $R_{DS(on)} = 0,1$   $\Omega$

### 3.3.d. Charakterystyki przetwornicy z uwzględnieniem wpływu tranzystora

Podstawiając (3.75) do (3.71) uzyskujemy zależność

$$\eta = 1 - \frac{D}{1 + D \frac{R_{DS(on)}}{R_L}} \frac{R_{DS(on)}}{R_L} = 1 - \frac{1}{1 + \frac{1}{D} \frac{R_L}{R_{DS(on)}}} = \frac{1}{1 + D \frac{R_{DS(on)}}{R_L}} \quad (3.76)$$

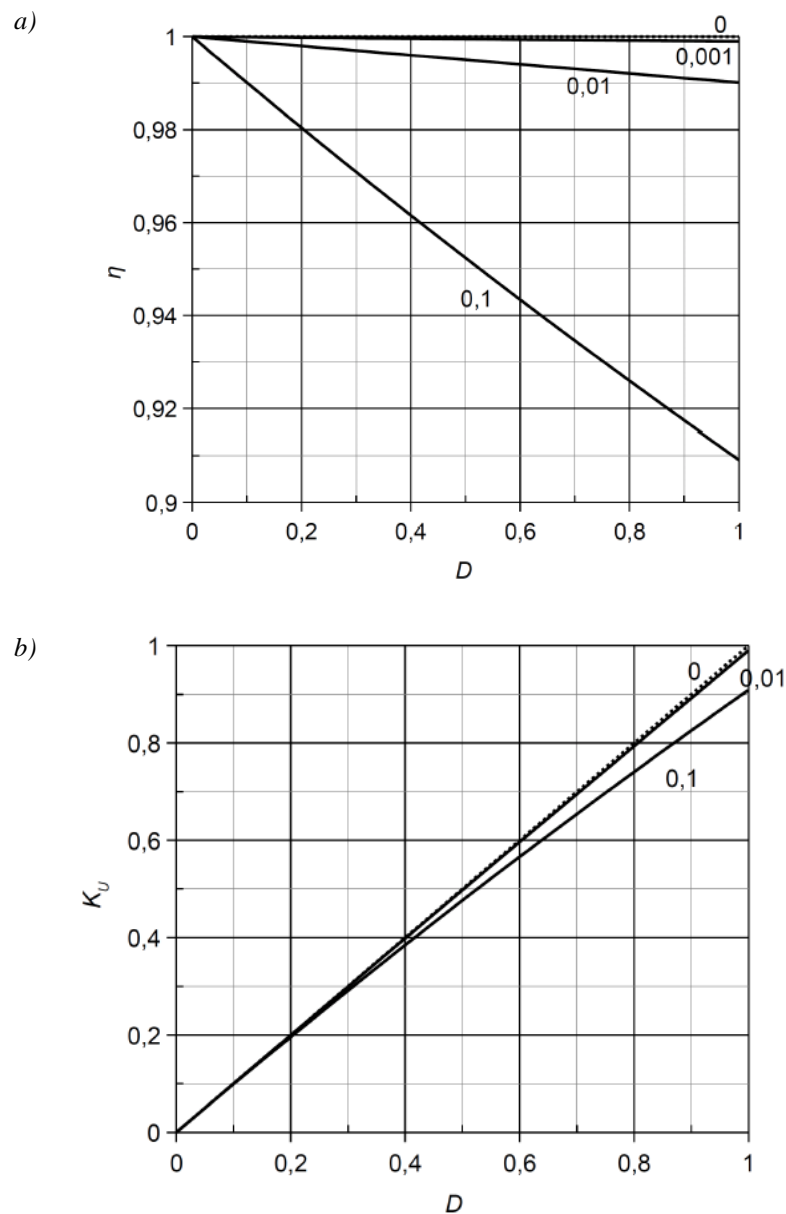
Na rys. 15 przedstawiono zależność (3.76) dla przykładowego stosunku  $R_{DS(on)}/R_L = 0,1$ . Jest to wartość bardzo duża, wybrana w celu uwypuklenia zachodzącego zmniejszenia sprawności. W rzeczywistości tranzystor o rezystancji 10 razy mniejszej od rezystancji odbiornika uznalibyśmy za źle dobrany do danej aplikacji. Jak jednak widać, nawet przy tak dużym stosunku rezystancji sprawność spada zaledwie do ok. 0,9 dla  $D = 1$ .

Jak wynika ze wzoru (3.76), dla  $R_{DS(on)} \rightarrow 0$  oraz dla  $D \rightarrow 0$ , sprawność dąży do jedności (gdyż mianownik dąży do nieskończoności). Natomiast w miarę zwiększania współczynnika wypełnienia,

sprawność spada. **Spadek ten jest tym silniejszy, im większy stosunek rezystancji tranzystora do rezystancji odbiornika.** Potwierdza to rys. 16a, na którym wykreślono charakterystyki sprawności dla różnych wartości stosunku  $R_{DS(on)}/R_L$ .

Tym samym przetwornica obniżająca napięcie nie jest specjalnie wymagająca w odniesieniu do parametrów tranzystora. Nawet z kiepsko dobranym tranzystorem uzyskamy sprawność przetwarzania energii dużo większą niż w przypadku układów o działaniu ciągłym. **Przetwornica obniżająca charakteryzuje się więc wysoką sprawnością w całym zakresie sterowania** (współczynnika wypełnienia). Wyróżnia to układ obniżający spośród przetwornic prądu stałego.

Na rys. 16b przedstawiono z kolei charakterystykę przetwarzania napięcia (3.75). Również ona dowodzi, że w przypadku przetwornicy obniżającej wyraźne odstępstwo od charakterystyki idealnej obserwujemy dopiero przy wyjątkowo źle dobranym tranzystorze.



Rys. 16. Charakterystyki w funkcji współczynnika wypełnienia impulsów  $D$  oraz stosunku  $R_{DS(on)}/R_L$  (uwzględniono wyłącznie moc strat statycznych w tranzystorze; wartość 0 i linia kropkowa opowiada przetwornicy idealnej): a) sprawność; b) współczynnik przetwarzania napięcia

### 3.3.e. Wpływ strat dynamicznych

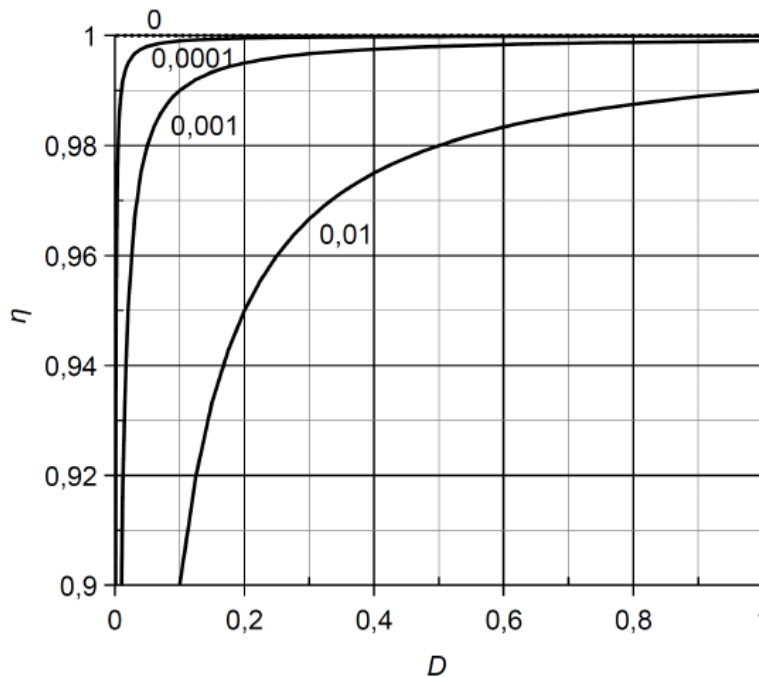
Przeanalizujmy z kolei, w jaki sposób na działanie przetwornicy wpływają dynamiczne straty mocy w tranzystorze. Aby zmniejszyć liczbę niezbędnych założeń co do wartości parametrów, przyjmijmy tym razem, że czasy załączania i wyłączania są sobie równe i oznaczmy ich wspólną wartość przez  $t_{sw}$ . Wówczas zależność (3.66) można zapisać jako

$$P_{Td} = I_{L(0)} U_i t_{sw} f_s \quad (3.77)$$

Korzystając z zależności (3.69), uzyskujemy wyrażenie na sprawność

$$\eta = \frac{P_o}{P_i} = \frac{P_i - P_{Td}}{P_i} = 1 - \frac{P_{Td}}{P_i} = 1 - \frac{t_{sw} f_s}{D} = 1 - \frac{1}{D} \frac{t_{sw}}{T_s} \quad (3.78)$$

Powyższą zależność wykreślono na rys. 17 dla różnych wartości stosunku czasu przełączania tranzystora  $t_{sw}$  do okresu przełączania przetwornicy  $T_s$ . Zarówno uzyskana zależność, jak i wykres pokazują, że **straty dynamiczne w tranzystorze mają inny wpływ na sprawność niż straty statyczne** w tym elemencie. Wraz ze zmniejszaniem współczynnika wypełnienia, sprawność również spada. **Spadek ten jest tym większy, im większy czas przełączania tranzystora w stosunku do okresu przełączania przetwornicy.** Przykładowo, stosunek 0,001 odpowiada  $t_{sw} = 100$  ns przy  $f_s = 10$  kHz, lub  $t_{sw} = 10$  ns przy  $f_s = 100$  kHz.



Rys. 17. Charakterystyki sprawności w funkcji współczynnika wypełnienia impulsów  $D$  oraz stosunku  $t_{sw}/T_s$  (uwzględniono wyłącznie moc strat dynamicznych w tranzystorze; wartość 0 i linia kropkowa opowiada przetwornicy idealnej)

Należy pamiętać, że celem rozważań przeprowadzonych w niniejszym i poprzednich paragrafach było wyłącznie określenie wpływu strat mocy w tranzystorze, co udało się osiągnąć. W rzeczywistym układzie **również z diodą i elementami biernymi** (dławikiem i kondensatorem) **są związane straty mocy**. Powodują one dalszy spadek sprawności i współczynnika przetwarzania napięcia – zarówno dla dużych, jak i dla małych wartości współczynnika wypełnienia.

### 3.3.f. Częstotliwość przełączania i zastosowanie tranzystorów MOSFET

Skuteczność spełnienia swojej roli przez dławik i kondensator jest ściśle powiązana z wartościami tych elementów. Jak pokazaliśmy w paragrafach 3.1.d i 3.1.f, zapewnienie ciągłego przepływu prądu wymaga odpowiednio dużej indukcyjności, zaś wygładzenie napięcia wyjściowego – odpowiednio dużej pojemności. Tym samym – na podstawie zależności (3.9) i (3.23) – elementy te muszą mieć zdolność zmagazynowania odpowiednio dużej energii. Ta z kolei **w niekorzystny sposób wiąże się z gabarytami elementu**. Im większą energię chcemy zmagazynować, tym większa i cięższa musi być cewka lub kondensator. Równocześnie **większa będzie pasożytnicza rezystancja** elementu biernego, przez co zwiększeniu ulega moc strat w przekształtniku, a tym samym obniża się jego sprawność.

Spójrzmy jednak na rys. 9, który – co do kształtu przebiegów – stosuje się zarówno do cewki i jej prądu, jak i do kondensatora i napięcia na nim. Z zamieszczonego zestawu wykresów wynika, że jeżeli **proporcjonalnie skrócić czas trwania obu taktów**, czyli **zwiększyć częstotliwość przełączania  $f_s$** , prąd zdąży narosnąć i opaść o mniejszą wartość  $\Delta i_L$ . Amplituda zmian zmniejszy się więc, czyli **działanie elementu biernego będzie bardziej skuteczne**. Napięcie wyjściowe nie ulegnie zaś zmianie, gdyż zgodnie z zależnością (3.53), nie zależy ono od długości okresu  $T_s$ , a jedynie od stosunku czasu trwania obu taktów – czyli współczynnika wypełnienia  $D$ . Rozumując odwrotnie, **taką samą skuteczność działania** można uzyskać z użyciem dławika o **mniejszej indukcyjności**. Analogiczny wniosek dotyczy pojemności kondensatora.

Powyższe spostrzeżenie stanowi **główny argument na rzecz wysokiej częstotliwości pracy** wszelkich przekształtników o działaniu przełączającym. Ze wzoru (3.66) i analizy przeprowadzonej w paragrafie 3.3.e wynika jednak, że wzrostowi częstotliwości przełączania towarzyszy wzrost mocy strat dynamicznych w tranzystorze. Można to skompensować wyłącznie przez **zastosowanie klucza półprzewodnikowego o większej szybkości działania**, tj. krótszych czasach przełączania – spadek sprawności zależy bowiem od iloczynu  $t_{sw}f_s$  (por. rys. 17). **Sterowalnymi przyrządami półprzewodnikowymi mocy o najkrótszych czasach przełączania** są obecnie **tranzystory MOSFET**. Tłumaczy to ich **dominację w układach przetwornic prądu stałego o działaniu przełączającym**.

Dodatkowy zysk z zastosowania tranzystorów MOSFET płynie z **polowego mechanizmu sterowania**. Daje on:

- 1° **bardzo małą moc sterowania** (zarówno w porównaniu do mocy przetwarzanej w układzie, jak i do mocy strat w obwodzie głównym tranzystora) – dzięki czemu układ sterowania nie obniża sprawności układu, jak to ma miejsce w przypadku sterowanych prądowo tranzystorów BJT;
- 2° **możliwość sterowania** kluczem półprzewodnikowym bezpośrednio **z wyjść układów scalonych** (gdyż sterowanie odbywa się zasadniczo poprzez sygnał napięciowy, a nie prądowy) – co upraszcza realizację cyfrowych układów sterowania.

# C

## Doświadczenie

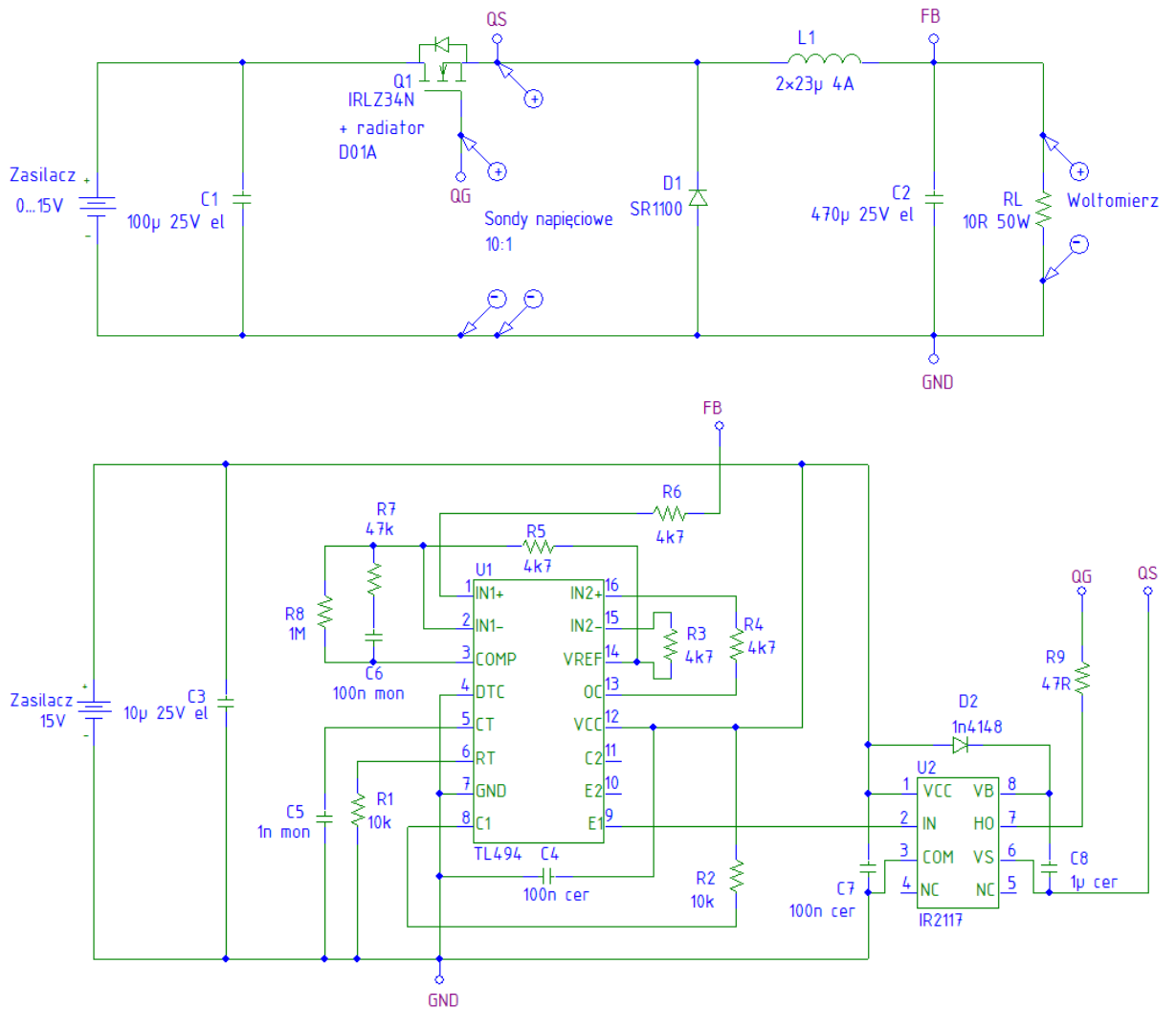
---

### 4. Pomiary

---

#### 4.1. Układ pomiarowy

Układ pomiarowy, którego schemat jest pokazany poniżej, składa się z układu elektronicznego z dołączonym sprzętem laboratoryjnym (oscyloskop, zasilacz o dwóch regulowanych sekcjach i miernik uniwersalny).



Rys. 18. Schemat układu pomiarowego

## 4.2. Wykonanie pomiarów

1. Zidentyfikować elementy występujące w układzie elektronicznym na podstawie schematu obwodu mocy (górną część schematu z rys. 18).
2. Zgodnie ze schematem podłączyć do układu:
  - dwie sekcje regulowane zasilacza – (kanał 1 i 2; wybór ustawień kanału przyciskiem *CH(Local)*) – nastawione wstępnie na 0 V (*V-SET* → 0 → *ENTER*) i ustawione w tryb niezależny (*Shift* → *Menu* → ▼ → *COUP: OFF* (wybór strzałkami ◀▶) → *ENTER*);
  - multimetr – ustawiony w tryb woltomierza;
  - sondę napięciową 10:1 przyłączoną do kanału 1 oscyloskopu – tak aby mierzyć potencjał bramki  $v_G$  tranzystora (znak „+” oznacza końcówkę gorącą), jednak nie przyłączając sondy do jego wyprowadzenia;
  - sondę napięciową 10:1 przyłączoną do kanału 2 oscyloskopu – tak aby mierzyć potencjał źródła  $v_S$  tranzystora, jednak nie przyłączając sondy do jego wyprowadzenia.
3. Na oscyloskopie:
  - wybrać wyzwalanie automatyczne przebiegiem potencjału  $v_G$  (*Trigger Menu* > *Mode: Auto*, *Source: Ch1*);
  - podstawę czasu ustawić na rząd 10  $\mu\text{s}$ ;
  - wzmocnienia kanałów 1 i 2 ustawić na 10 V, zaś poziomy zera (pokrętłami *Position*) na środku ekranu i nie zmieniać tych nastaw podczas pomiarów;
  - wyświetlić napięcie  $u_{GS} = v_G - v_S = u_{CH1} - u_{CH2}$  za pomocą funkcji odejmowania (*Math M* > *Operation: -*, *Sources: Ch1-Ch2*);
  - ukryć przebiegi z kanałów 1 i 2 (widoczny tylko przebieg M);
  - włączyć tryb pomiaru okresu (*Measure* > *Math: Period*) oraz czasu trwania impulsu (*Measure* > *Math: PosWidth*).
4. Ustawić napięcie zasilania obwodu sterowania równe 15 V. Ustawić ograniczenie prądowe dla odpowiedniej sekcji zasilacza (*I-SET* → 0.05 → *ENTER*). Pobór prądu nie powinien przekroczyć nigdy 50 mA.
5. Ustawić ograniczenie prądowe dla drugiej sekcji zasilacza (zasilanie obwodu mocy) na 0,6 A.
6. Poprosić prowadzącego o sprawdzenie połączeń.
7. Włączyć zasilanie układu (przycisk *On/Off* na zasilaczu) oraz podgląd aktualnych wartości prądów i napięć (przycisk *Meter* na zasilaczu).
8. Podstawę czasu i wzmocnienie oscyloskopu nastawić tak, by obserwowany przebieg w maksymalnym stopniu wypełniał ekran w pionie oraz by widocznych było ok. 5 okresów przebiegu.
9. Zmieniając napięcie wejściowe  $U_i$  od 0 V do 15 V (*V-SET*; zmiana wartości za pomocą strzałek ▲▼ lub pokrętła po uprzednim wybraniu cyfry zmienianej strzałkami ◀▶ ; ewentualnie wpisując nową wartość i wciskając *ENTER*), zmierzyc:
  - napięcie wejściowe  $U_i$  (miernik zasilacza)
  - prąd wejściowy  $I_i$  (miernik zasilacza)
  - napięcie wyjściowe  $U_o$  (woltomierz)
  - czas trwania impulsu  $t_p$  napięcia  $u_{GS}$  (oscyloskop – wartość *PosWidth*)
  - okres powtarzania impulsów  $T_p$  napięcia  $u_{GS}$  (oscyloskop – wartość *Period*)
10. Dla  $U_i = 6\text{ V}$ ,  $10\text{ V}$  i  $15\text{ V}$  pobrać i zapisać oscylogram napięcia  $u_{GS}$ . Wszystkie ustawienia oscyloskopu powinny być takie same dla wszystkich 3 przypadków.
11. Odpiąć obie końcówki sondy napięciowej, i przyłączyć tak, aby mierzyć napięcie wyjściowe za filtrem  $u_o$  (identycznie jak woltomierz). Pobrać i zapisać oscylogram (tylko dla  $U_i = 15\text{ V}$ ).

12. Postąpić podobnie jak w pkt. 11 w celu zarejestrowania oscylogramu napięcia wyjściowego przed filtrem  $u_o'$ .
13. Ustawić  $U_i = 6$  V. Odłączyć multimetr, przestawić go w tryb termometru. Podłączyć termoparę zwracając uwagę na biegunowość oznaczoną na jej wtyku i na obudowie multimetru. Zapisać temperaturę otoczenia  $T_a$ . Następnie zmierzyć temperaturę metalowej obudowy tranzystora  $T_c$  przytykając pod kątem prostym czubek sondy temperaturowej do tejże obudowy.
14. Sprowadzić do zera napięcie zasilania obwodu mocy  $U_i$ , a dopiero później napięcie zasilania obwodu sterowania (15 V).
15. Wykonać zdjęcie układu.
16. Rozłączyć układ.
17. Multimetr przełączyć w tryb omomierza. Zmierzyć dokładną rezystancję opornika obciążającego  $R_L$ .



### 5. Opracowanie i analiza wyników

---

1. Dokonać analizy sposobu sterowania:
  - a) Na podstawie zarejestrowanych oscylogramów napięcia  $u_{GS}$  stwierdzić, jaki parametr tego napięcia sterującego tranzystorem jest właściwym sygnałem sterującym w przypadku każdego z układów.
  - b) Dla przetwornicy impulsowej obliczyć współczynnik wypełnienia impulsów D napięcia  $u_{GS}$  na podstawie zmierzonych wartości  $t_p$  i  $T_p$ .
  - c) Wykreślić sygnał sterujący każdego z układów w funkcji napięcia wejściowego  $U_i$ . Opisać, jak zmienia się ten wykres (kierunek, kształt, rozmiar zmiany). Wyjaśnić, w jaki sposób pozwala to uzyskać stabilizację napięcia wyjściowego  $U_o$ , odwołując się do zasady działania każdego z układów.
  - d) Wykreślić napięcie wyjściowe  $U_o$  w funkcji napięcia wejściowego  $U_i$ . Dla każdego z układów określić minimalne napięcie wejściowe  $U_i$ , przy którym układ spełnia swoją rolę stabilizatora napięcia.
  - e) Na podstawie schematów i wykonanych zdjęć układu porównać stopień skomplikowania (liczba elementów) układu sterowania w obu układach (biorąc pod uwagę, że oba układy można uznać za najprostsze rozwiązania swojego typu możliwe do praktycznej realizacji). Czy przy tej różnicy osiągają one zbliżoną skuteczność stabilizacji napięcia wyjściowego (zmiana  $U_o$  w funkcji  $U_i$  – rozpatrzeć tylko zakres, w którym stabilizacja występuje)?
2. Dokonać analizy właściwości energetycznych:
  - a) Na podstawie przyrostu temperatury oszacować moc strat w tranzystorze w każdym z układów ze wzoru

$$P_D = \frac{T_c - T_a}{R_{\theta(c-s)} + R_{\theta(s-a)}}$$

gdzie wartość  $R_{\theta(c-s)}$  należy odczytać z karty katalogowej, zaś rezystancja cieplna radiatora D01A  $R_{\theta(s-a)} = 21 \text{ }^\circ\text{C/W}$ . Jeżeli w którymś z przypadków  $T_c = T_a$  przyjąć, że różnica jest równa rozdzielczości multimetru, tj.  $1 \text{ }^\circ\text{C}$ .

- b) Porównać moce strat w tranzystorze w obu układach: w którym z nich jest ona większa? Czy jest to różnica znacząca? Wyjaśnić obserwację odwołując się do zasady działania każdego z układów.
  - c) Na podstawie zmierzonej temperatury obudowy  $T_c$  ocenić, czy w którymś z układów układ chłodzenia (radiator) mógłby być mniejszy.
  - d) Dla obu przetwornic obliczyć:
    - moc czynną wejściową  $P_i$  na podstawie zmierzonych wartości  $U_i$  i  $I_i$ ,
    - moc czynną wyjściową  $P_o$  na podstawie zmierzonych wartości  $U_o$  i  $R_L$ ,
    - sprawność  $\eta$  na podstawie wartości  $P_i$  i  $P_o$ .
  - e) Wykreślić charakterystykę sprawności  $\eta$  w funkcji napięcia wejściowego  $U_i$ , w zakresie, w którym układ stabilizuje napięcie wyjściowe. Sprawność którego z układów jest większa? czy jest to zgodne z obserwacją z ppkt. b)? Jak zmienia się sprawność każdego z układów (kierunek, kształt, rozmiar zmiany) wraz z napięciem wejściowym?
3. Dokonać analizy sposobu uzyskiwania napięcia wyjściowego:
- a) Czy układ zmienia kształt napięcia w stosunku do stałego napięcia wejściowego? Jeżeli tak, to jak uzyskiwane jest stałe napięcie wyjściowe? Odwołać się do zarejestrowanych oscylogramów napięć  $u_o'$  i  $u_o$ .
  - b) Z zarejestrowanych oscylogramów napięcia wyjściowego  $u_o$  odczytać tętnienie tego napięcia  $\Delta u_o$ , tj. międzyszczytową amplitudę jego wahań w czasie. Jeżeli dla któregoś z układów tętnienie jest niewidoczne, podać, że jest ono mniejsze od napięcia odpowiadającego 0,1 działki oscylogramu.
  - c) Na podstawie schematów i wykonanych zdjęć układu porównać stopień skomplikowania (liczba elementów) i rozmiar (wartość i związane z nią gabaryty elementów) filtra wyjściowego w obu układach. Czy przy tej różnicy osiągają one zbliżoną skuteczność filtracji (niskie tętnienie  $\Delta u_o$ )?
4. Podsumować obserwacje i wnioski, sporządzając tabelę porównawczą, w której znajdują się skrótowo sformułowane zalety i wady obu przekształtników (o działaniu ciągłym i o działaniu przełączającym). Jaka cecha wydaje się być główną zaletą przekształtników o działaniu przełączającym?

### 6. Literatura

---

- [1] Starzak Ł.: *Laboratorium przyrządów i układów mocy. Ćwiczenie 3B. Tranzystory MOSFET.* Łódź: Politechnika Łódzka, 2010.
- [2] Starzak Ł.: *Laboratorium przekształtników elektronicznych. Ćwiczenie B1p. Sterowanie tranzystorów polowych - projekt.* Łódź: Politechnika Łódzka, 2011.